Ayudantía 7: Flip Flop y Latches

Guido Muñoz (gtmunoz1@uc.cl)

6 de mayo de 2020

Objetivos

1. Conocer y entender el funcionamiento de un flip-flop y un latch.
2. Diseñar circuitos simples ocupando ambas estructuras.

Problema 1 [A,A]

Un flip flop tipo D y un latch tipo D son alimentados con una señal de Clock CLK y una entrada ïnput"según la figura 1. Dibuje el diagrama de tiempo para las salidas de ambos bloques. Asuma estado inicial de ambos en 0 y retardos inexistentes.

Problema 2[A, A]

Ocupe flip flops tipo D, y cualquier compuerta lógica que requiera, para construir un divisor de clock (circuito que reduzca la frecuencia de un clock) que tome una señal de 100 MHz y la reduzca a 25 MHz. Encuentre una solución generalizada para una frecuencia tipo $(100Mhz)/(2^N)$.

Problema 3[A, A]

La figura 2 muestra la tabla de verdad de un Flip Flop tipo JK. Construya uno ocupando un Flip Flop tipo D.

Problema 4[A,A]

Suponga que, en lugar de compuertas NOR, se ocupan compuertas NAND para construir un latch. ¿Cambia en algo su operacion?

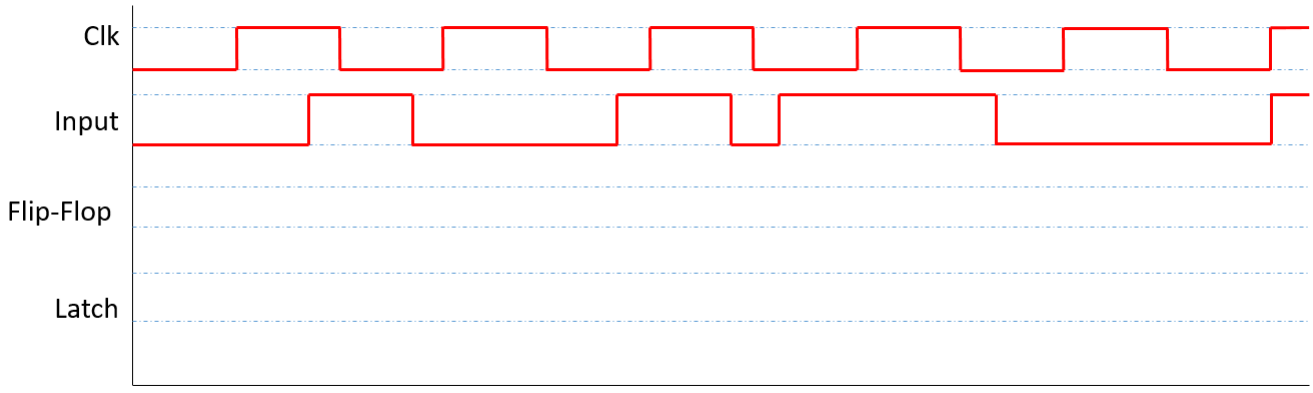
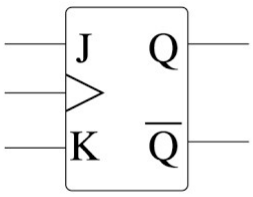


Figura 1: Secuencia y clock a ocupar para el problema 1



J	K	$Q_{(t+1)}$	
0	0	$Q_{(t)}$	*unchanged*
0	1	0	*reset*
1	0	1	*set*
1	1	$\overline{Q}_{(t)}$	*output inversion*

Figura 2: Tabla de verdad y estructura del flip-flop tipo JK