IEE2713 Sistemas Digitales - 1er Semestre 2019
Profesor: Cristián Tejos
Ayudante: Tomás Ladrix Aguilera - taladrix@uc.cl

Ayudantía N°7: ¡Más Verilog!

Compuertas Típicas

1. Sumador: Implemente un sumador de 4 bits. Tenga en consideración el overflow (la salida debe ser de 5 bits).
   Tip: Concatene bits para hacer las entradas de mayor largo antes de sumar.

2. Decoder: Un decoder es una compuerta que por más outputs que tenga, sólo uno va a estar activo a la vez. La entrada es un número binario que representa la posición de la salida activada. Implemente un decoder de 4 bits de entrada.
   Ej: Si la entrada es un dos en binario, debe activarse la salida que se encuentra en la tercera posición.

3. Encoder: Un encoder realiza lo contrario a un decoder, por lo que sólo puede tener una entrada activa a la vez. Recibe una posición como entrada y genera como salida el número de la posición en forma binaria. Implemente un encoder de 4 bits de salida.

Display de 7 Segmentos

Un display de 7 segmentos se ve de la siguiente forma:

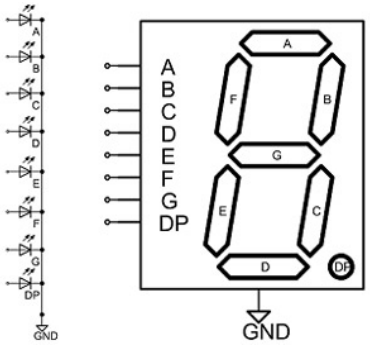


Figura 1: Display de 7 segmentos típico.

Pronto tendrá que utilizar una Basys. Implemente un código en Verilog que genere un número BCD en un dígito del display de 7 segmentos de la Basys. Si el número no es BCD, encienda los segmentos formando la letra A. El input es de 4 bits, mientras que la salida debe ser de 7 bits. Además, debe producir una salida extra de 4 bits constante para activar solo uno de los cuatro displays.