Pontificia Universidad Católica de Chile
Escuela de Ingeniería
Departamento de Ingeniería Eléctrica
IEE2713 - Sistemas Digitales

Ayudantía 6

Mathías Lambert(mglambert@uc.cl)

17 de Abril de 2019

Problema 1

Programe en *Verilog* un módulo que tome como entrada un número de $4-$ bits y lo convierta a código gray.

Problema 2

Programe en *Verilog* un módulo **Mux** $2-1$ de un bit, luego utilice este módulo para programar un **Mux** $2-1$ de 2 bits.

Problema 3

Programe en *Verilog* un módulo que codifique un *Hamming* una entrada de 7 bits.

Problema 4

Programe en *Verilog* un sistema compuesto por tres módulos y que tome como entrada dos números A y B de cuatro bits cada uno.

El primer módulo debe tomar el número A y analizar si este es par o impar, si es par debe entregar como salida el número dividido en dos, si es impar debe entregar el número par siguiente.

El segundo módulo debe tomar el número B, si este es menor a 7 debe entregar como salida el número multiplicado por dos, en caso contrario debe entregar el número sin modificaciones.

El tercer módulo debe tomar las salidas de los dos módulos anteriores y comparar cual es mayor, encendiendo una salida a cuando la salida del primer módulo es mayor, encendiendo una salida b cuando la salida del segundo módulo es mayor y encendiendo una salida $c$cuando las salidas de los módulos A y B son iguales.