Pontificia Universidad Católica de Chile
Escuela de Ingeniería
Departamento de Ingeniería Eléctrica
IEE 2713 - Sistemas Digitales

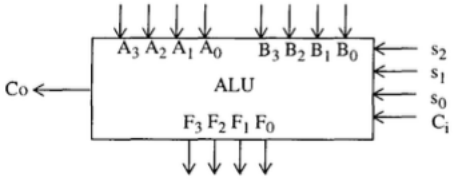
Ayudantía Nº7

8 de Noviembre de 2017

Mathías Lambert (mglambert@uc.cl) - Gabriel Yuseff (gmyuseff@uc.cl) - Francisco Hevia (fjhevia@uc.cl) - Rosa Vargas (rbvargas1@uc.cl)

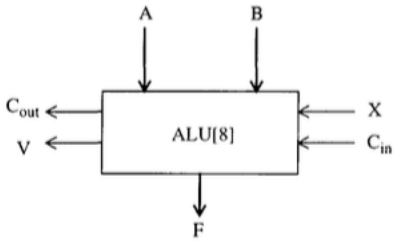
Problema 1

La ALU de 4-bits se encuentra dentro de un circuito integrado disponible en el laboratorio, muestre como conectar entre estos CI para formar una ALU de 12-bits.



Problema 2

Se dispone de una ALU de 8-bits muy simple, que solo realiza las operaciones de suma, y complemento, como se indica en la siguiente figura:



X	C_{in}	F
0	0	A+B
0	1	$\overline{A}$+B+1
1	-	$\overline{A}$

Considere dos números A y B 16-bits, con signo y representados en complemento de dos. Ambos están escritos en dos palabras de 8-bits, una con una parte más significativa P y otra menos significativa M, es decir $A = A_P A_M \wedge B = B_P B_M$.

1. Utilizando una sola ALU, indique justificadamente, que hay que hacer para obtener $S = A + B$ incluyendo la posibilidad de overflow.
2. Repita lo anterior para obtener $S = A - B$.
3. Diseñe la ALU con compuertas y full-adder de 1-bit.

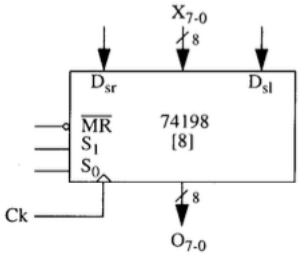
Problema 3

Se definen las siguientes operaciones de desplazamiento a la derecha:

- **LSR**(Logic Shift Right): El bit de entrada serie es 0.
- **ASR**(Arithmetic Shift Right): El bit de entrada serie es el bit de signo.
- **ROR**(Rotation Right): La entrada serie coincide con la salida serie.

1. Describa las operaciones anteriores en mediante la función **SHR** para un registro de n-bits, representando el circuito correspondiente.
2. Realice los circuitos anteriores para $n = 8$, utilizando el CI 74198.
3. Realice un circuito basado en 74198 que realice las siguientes funciones:

A_1A_0	Operación
0 0	LSR
0 1	ASR
1 -	ROR



$\overline{MR}$ S_1 S_0	Operación
0 - -	Puesta a 0 asíncrona
1 0 0	Inhibición
1 0 1	Desplazamiento izqda.
1 1 0	Desplazamiento dcha.
1 1 1	Carga en paralelo