Pontificia Universidad Católica de Chile
Escuela de Ingeniería
Departamento de Ingeniería Eléctrica
IEE2413 – Electrónica

Interrogación 2 - Total 55 Puntos
The Rumbling [1]

Escriba sus respuestas en expresiones de baja entropía. Si para responder alguna de las preguntas necesita el resultado de una pregunta anterior que no ha podido responder, asuma una respuesta genérica (e.g., V en el caso de un voltaje, R en el caso de una resistencia, etc.). **Sólo se aceptarán preguntas de enunciado a viva voz y rige tanto el Código de Honor UC como las reglas de entrega del curso.**

- **WARNING 0: Póngale nombre a todas sus hojas de desarrollo.**
- **WARNING 1: Respalde sus respuestas con los cálculos o conceptos que correspondan; de no hacerlo o haber respuestas mágicas, no tendrá todo el puntaje tras la corrección de los ayudantes.**
- **WARNING 2: Preocúpese de que la letra de la interrogación sea legible para la postcorrección. Un ayudante que corrige contento, corrige mejor, y en otro caso habrá descuento de nota.**
- **WARNING 3: No se pegue en los problemas... si se ve atascad@, cámbiese de problema y ello probablemente le ayude a despejarse!.**
- **WARNING 4: Si se pide un Diagrama de Bode, se espera uno de tipo asintótico... punto a punto lo hace un computador.**
- **WARNING 5: Los nodos (puntos negros) en un circuito indican conexiones entre cables que se cruzan... si un cable cruza a otro y no hay punto negro, no hay conexión entre ellos.**
- **WARNING 6: Sólo puede usar formulario de elaboración propia y calculadora científica. Está estrictamente prohibido el uso de celulares, Solvers y cualquier otra herramienta no autorizada explícitamente para resolver problemas.**

[1] ¿Usted sabe cómo terminó Shingeki no Kyojin?.

P1: Clásico (15 puntos)

Considere el circuito de la figura 1:

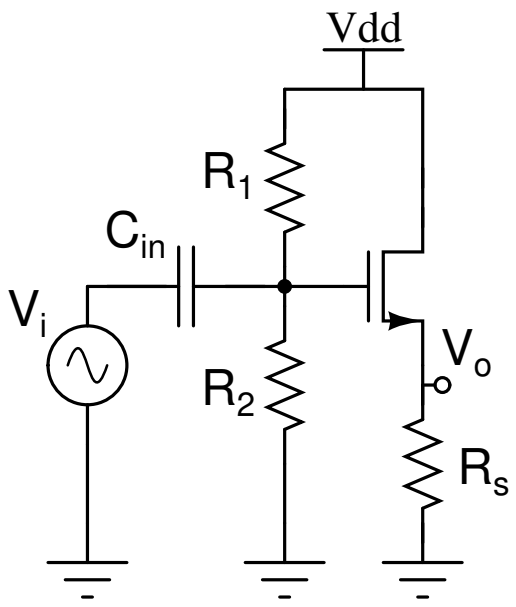


Figura 1: Circuito del Problema 1.

Del circuito se sabe que:

- $\frac{1}{2}\mu C_{ox}\frac{W}{L} = 25\ \frac{mA}{V^2}$, $|V_A| = 25$ V y $V_t = 1$ V.
- $V_{dd} = 5$ V.
- $R_1 = 10\ k\Omega$ y $R_2 = 15\ k\Omega$.
- $R_s = 1\ k\Omega$ y $C_{in} = 1\ \mu F$.

a) Identifique el tipo de amplificador básico que configura el transistor (CS, CD o CG) y el rango cualitativo de frecuencias en las que opera (bajas, medias o altas).

b) Determine el punto de operación DC (V_{GS}, V_{DS}, I_D y V_{OV}) del transistor usando las ecuaciones de gran señal que correspondan. Desprecie el efecto de λ sólo para este cálculo.

c) Determine los parámetros de pequeña señal del transistor (g_m y r_o) y dibuje el circuito amplificador en pequeña señal.

d) Calcule la resistencia de entrada R_{in} de banda pasante, vista desde la fuente V_i.

e) Calcule la resistencia de salida R_{out} de banda pasante, vista desde el nodo V_o.

f) Calcule la ganancia $A_v = \dfrac{V_o}{V_i}$ en banda pasante.

g) Determine la función de transferencia definida como $\dfrac{V_o}{V_i}$ del circuito y luego dibuje su Diagrama de Bode - magnitud en [dB] y frecuencia en [Hz] - con puntos y pendientes relevantes.

Pauta I2

P1

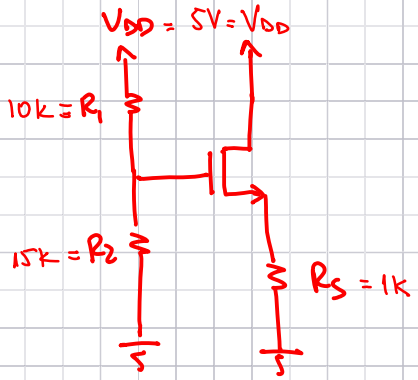
a) El amplificador que configura el transistor en CD. En pequeña señal se tiene:

I_N => GATE ; OUT => SOURCE ; CON => DRAIN.

Y en término de la frecuencia de operación, es evidente que C_{in} sólo deja pasar señales de alta frecuencia al amplificador.

=> Opera en frecuencias altas!

b) Analizamos el circuito en DC



(1) $V_G = \frac{V_{DD}}{R_1+R_2} \cdot R_2 = \frac{5}{25} \cdot 15 = 3\,[V]$

(2) $I_D = \frac{1}{2}\mu C_{ox}\frac{W}{L}(V_{GS}-V_T)^2$ (despreciando λ)

(3) $V_S = I_D \cdot R_S$

Con (2) y (3) determinamos I_D

$$I_D\,[A] = 25\cdot 10^{-3}\left[\frac{A}{V^2}\right]\cdot\left(3 - I_D\,[A]\cdot(1k) - 1\right)^2 \quad \text{ó} \quad I_D\,[mA] = 25\left[\frac{mA}{V^2}\right]\left(3 - I_D\,[mA]\cdot 1 - 1\right)^2$$

$I_{D_1} = 1.73$ mA

$V_S = 1.73\,[V]$

$V_{GS} = 1.27\,[V] > V_T$

$V_{DS} = 3.27\,[V]$

$I_{D_2} = 2.3$ mA

$V_S = 2.3$ V

$V_{GS} = 0.7 < V_T$

(NO FACTIBLE).

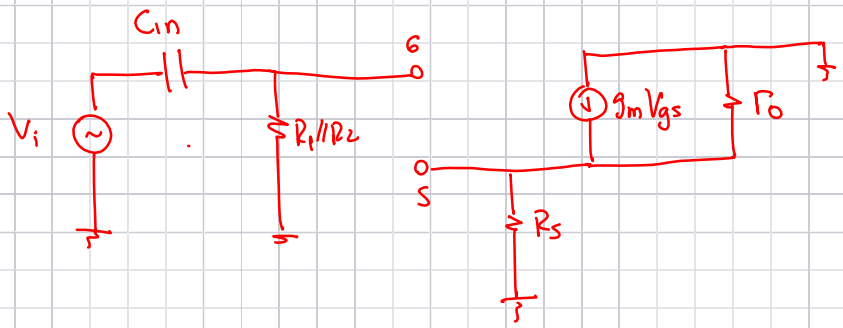
c) Los parámetros de pequeña señal son:

$$g_m = \frac{2I_D}{V_{OV}} = \frac{2 \cdot 1.73\,mA}{(1.27-1)\,V} = 12.81\ \frac{mA}{V}$$

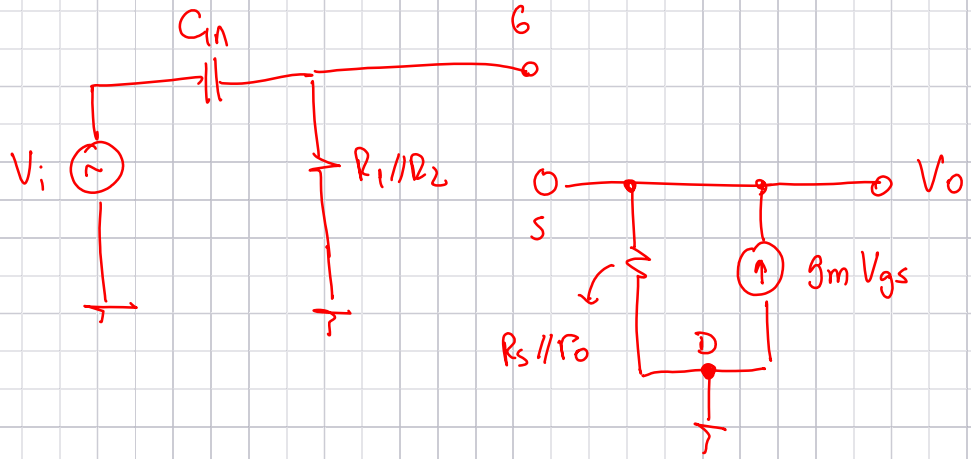
y

$$r_o = \frac{|V_A|}{I_D} = \frac{25\,V}{1.73\,mA} = 14.45\ k\Omega.$$

y el circuito de pequeña señal π queda:



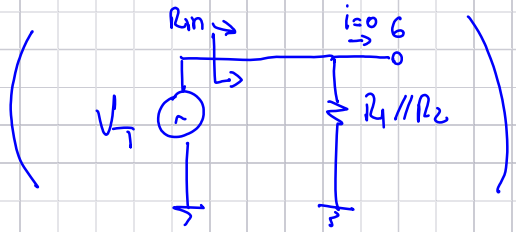
↳ simplificando:



d) R_{in} en Banda pasante ⇒ Cin es cortocircuito y no nos preocupa

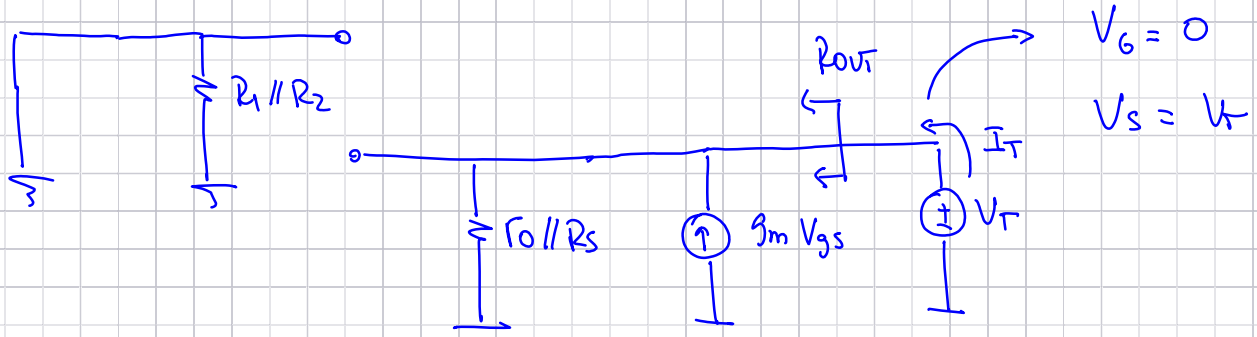
$$R_{in} = R_1 // R_2$$

$$R_{in} = 6\,k\Omega$$



e) R_{OUT} en Banda pasante ⇒ Cin a cortocircuito.

↳ Para R_{OUT} apagamos la fuente V_{in} y aplicamos V_T en la salida:

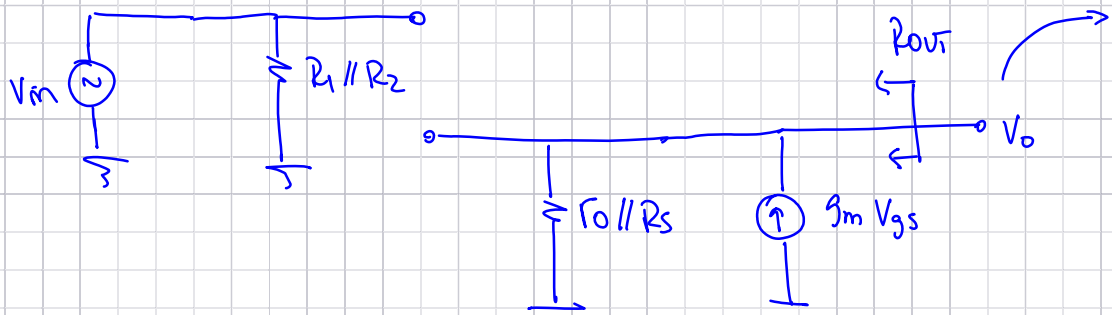


Así:

$$I_T + g_m(0 - V_T) = \frac{V_T}{r_o // R_S} \Rightarrow \quad I_T = V_T\left(g_m + \frac{1}{r_o // R_S}\right)$$

$$\Rightarrow \quad \frac{V_T}{I_T} = R_{OUT} = \frac{1}{g_m + \frac{1}{r_o // R_S}} = 0.072\ K\Omega = 72\ \Omega.$$

f) Se pide la ganancia en banda pasante $\Rightarrow$ C_{in} en cortocircuito:

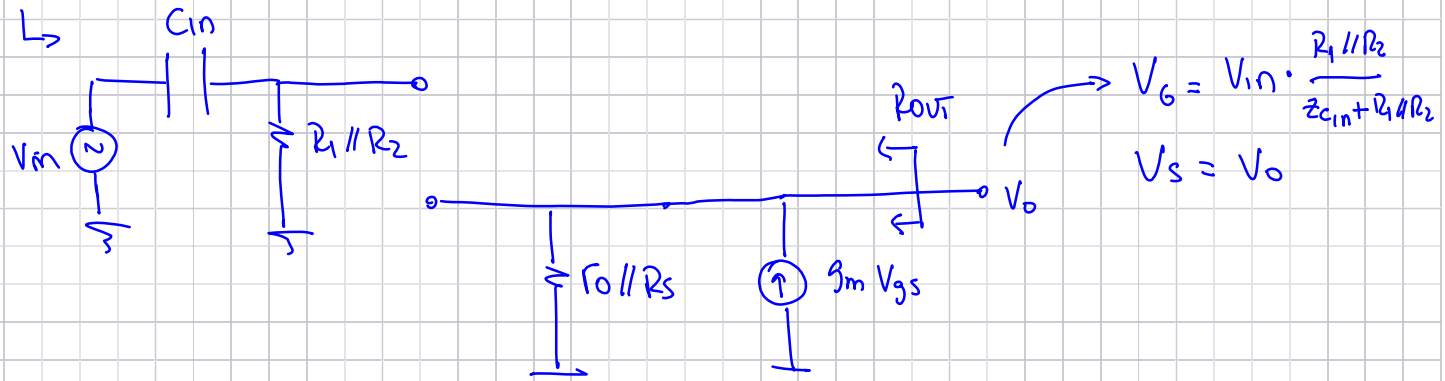


$$V_o = g_m\left(V_{in} - V_o\right)\cdot\left(r_o // R_S\right) = g_m\left(r_o // R_S\right)V_{in} - g_m\left(r_o // R_S\right)V_o$$

$$V_o\left(1 + g_m\left(r_o // R_S\right)\right) = g_m\left(r_o // R_S\right)V_{in}$$

$$\frac{V_o}{V_i} = \frac{g_m\left(r_o // R_S\right)}{1 + g_m\left(r_o // R_S\right)} = 0.922\ \frac{V}{V} \rightarrow -0.69\ dB$$

9) Como se pide la FT $\frac{V_o}{V_i}$ en mismo ahora considerar la existencia de C_{in}.



Determinam V_G:

$$V_G = \frac{V_{in}}{\frac{1}{sC_{in}} + R_1 // R_2} \cdot R_1 // R_2 = V_{in} \cdot \underbrace{\frac{sC_{in}(R_1 // R_2)}{1 + sC_{in}(R_1 // R_2)}}_{K(s)} \quad \left[\text{si } \omega \to \infty,\ V_G \to V_{in} \checkmark \right]$$

Ahora determinam V_o / V_{in}

$$V_o = g_m \left(V_G - V_o \right) \cdot (r_o // R_s) = g_m (r_o // R_s) V_{in} - g_m (r_o // R_s) V_o$$

$$V_o = g_m \left(V_{in} \cdot K_{(s)} - V_o \right) (r_o // R_s) = g_m (r_o // R_s) \cdot K(s) V_{in} - g_m (r_o // R_s) V_o$$

$$\frac{V_o}{V_i} = \frac{g_m (r_o // R_s) \cdot K(s)}{1 + g_m (r_o // R_s)} = \frac{g_m \cdot (r_o // R_s) \cdot C_{in} \cdot (R_1 // R_2)}{1 + g_m (r_o // R_s)} \cdot \frac{s}{1 + sC_{in}(R_1 // R_2)}$$

↳ Poniendo valores:

$$\frac{V_o}{V_i} = 0.92 \cdot 1 \cdot 10^{-6} \cdot 6 \cdot 10^{3} \cdot \frac{s}{1 + s \cdot 1 \cdot 10^{-6} \cdot 6 \cdot 10^{3}}$$

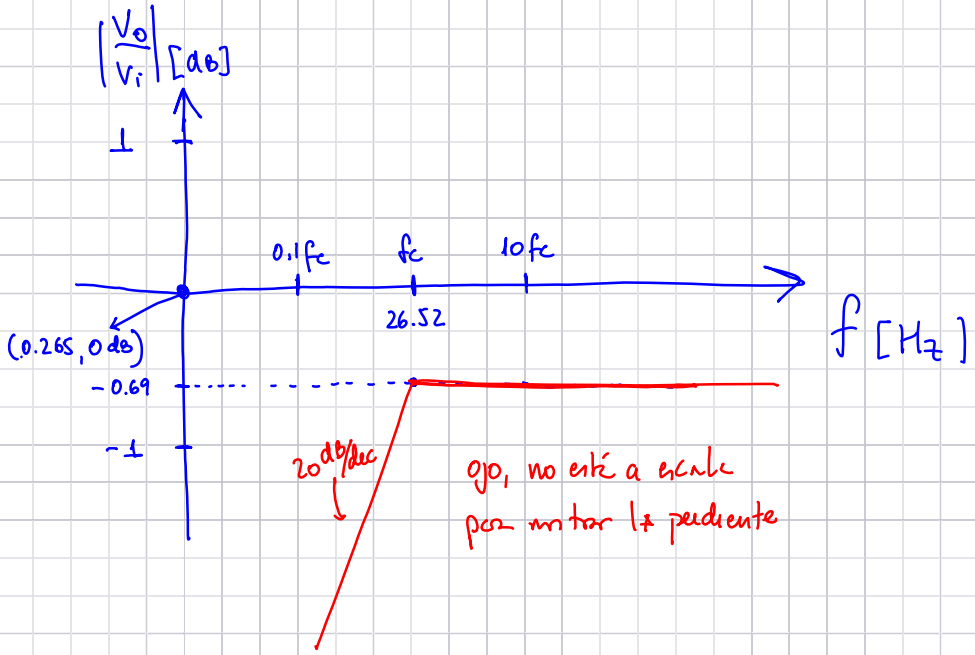
$$\frac{V_o}{V_i} = 5.52 \cdot 10^{-3} \cdot \frac{s}{1 + s\, 6 \cdot 10^{-3}}$$

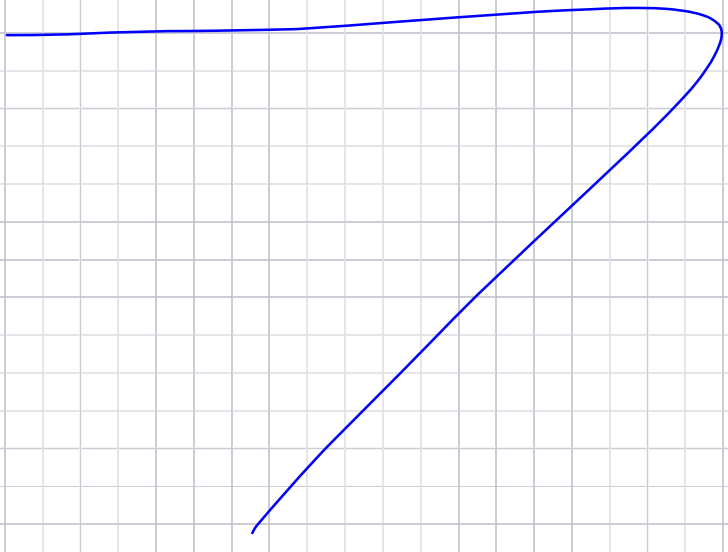
Evidentemente la estructura de la FT es de pasa alto con ganancia

↳ 1 cero en origen

1 polo en $\frac{1}{2\pi \cdot 6 \cdot 10^{-3}} = \frac{1}{2\pi \cdot C_{in}(R_1 \| R_2)} = 26.52\ [Hz]$.

Así, el Bode de magnitud queda





P2: Diodos y Compuertas Lógicas (10 puntos)

En clases se revisó el concepto de MOSFETs como interruptores con aplicación en compuertas digitales. Sin embargo, también existió la posibilidad de armar compuertas lógicas con diodos (por cierto, con algunas limitaciones).

Considere los siguientes circuitos:

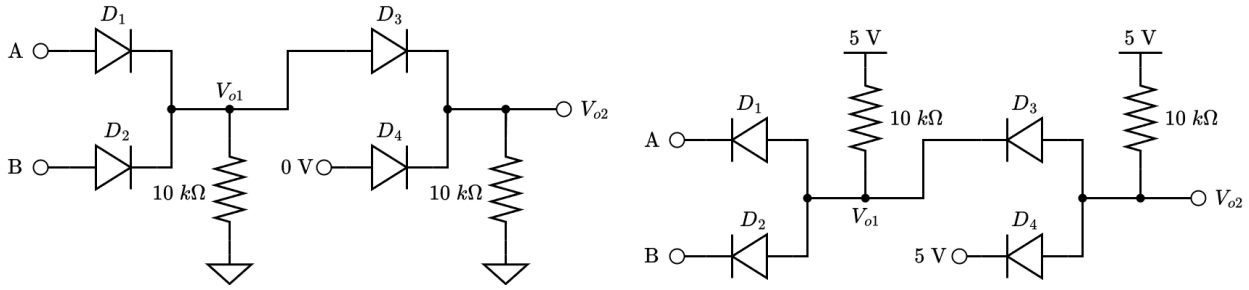


Figura 2: Circuitos A (izquierda) y B (derecha) del Problema 2.

El circuito A), implementa un arreglo en cascada de dos compuertas OR (suma lógica) cuyo resultado es $(A + B) + 0 = (A + B)$; mientras que el circuito B) implementa un arreglo en cascada de dos compuertas AND (multiplicación lógica), cuyo resultado es $(A \cdot B) \cdot 1 = A \cdot B$.

Para su diseño se ha considerado que los voltajes que representan los niveles lógicos son:

- Nivel HIGH = 1 Lógico = 5 [V]
- Nivel LOW = 0 Lógico = 0[V]

Y del mismo modo se han utilizado diodos que se pueden asumir que tienen caída constante de voltaje en conducción igual a $0.7[V]$.

A continuación:

a) Para cada uno de los circuitos, indique los valores que se obtienen en los nodos labeleados V_{o1} y V_{o2}, cuando las entradas son:
   - $V_A = 0[V]$ y $V_B = 0[V]$
   - $V_A = 5[V]$ y $V_B = 5[V]$

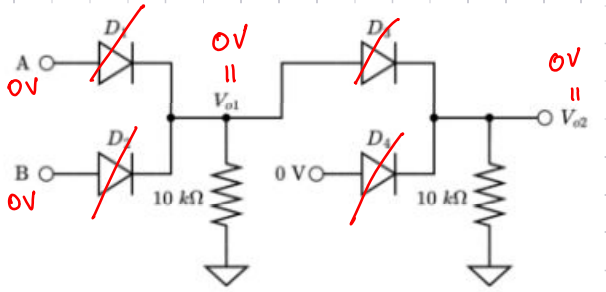
b) ¿Qué puede decir de la integridad analógica (voltaje) de los niveles lógicos 1 y 0 en estos circuitos?

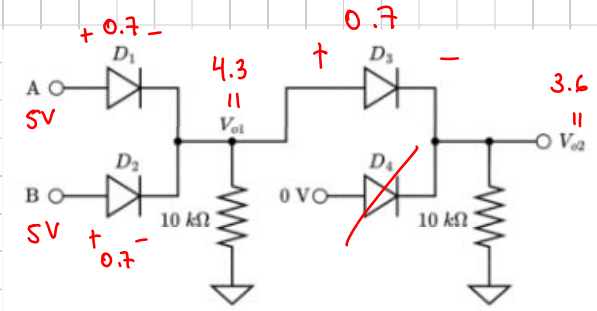
c) En términos de la escalabilidad, ¿con qué dispositivos, diodos o MOSFETs, resulta más beneficioso hacer compuertas lógicas? Justifique su respuesta en base a las características vistas en clases de cada uno y considerando que una CPU tiene millones de compuertas lógicas.

P2

a) Analizamos cada circuito:

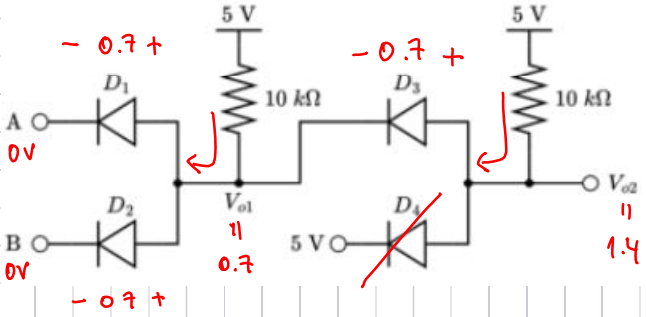
Circuito OR

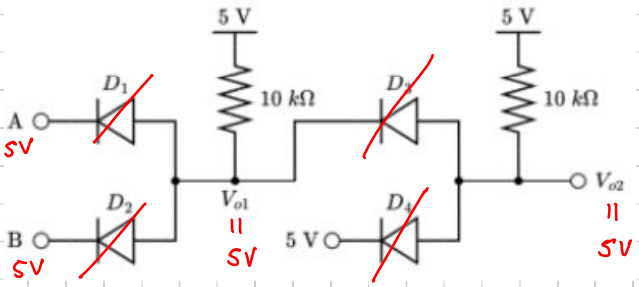




(Los diodos necesitan 0.7 para conducir)

Circuito AND





(Los diodos necesitan 0.7 para conducir)

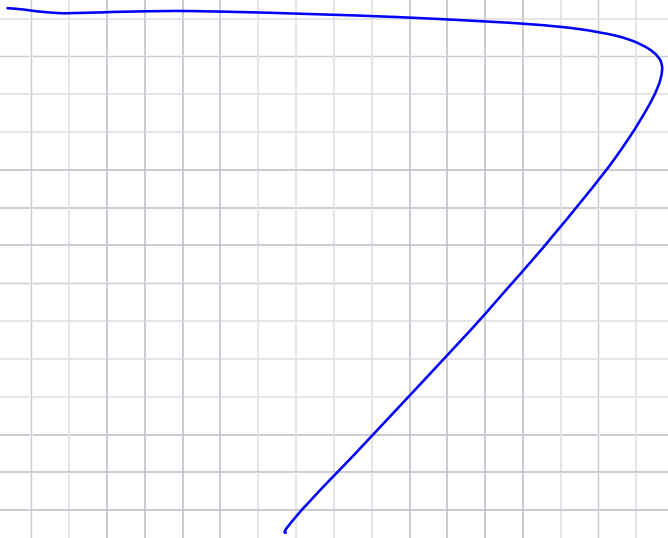
b) Se puede ver de los resultados anteriores que la integridad analógica de los niveles 1 y 0 se deteriora rápidamente pues cambian sus valores originales conforme se propagan las señales

↳ En OR, el 1 lógico decae ⇒ 5 → 4.3 → 3.6

En AND, el 0 lógico crece ⇒ 0 → 0.7 → 1.4

Al final, con varias etapas eventualmente 1 lógico = 0 lógico lo que no es apropiado

c) Por lo anterior resulta más beneficioso usar mosfets. En modo triodo podemos lograr caídas de voltaje despreciables y un mínimo consumo por Gate lo que hace que se pueda reducir el nivel lógico entre ETZ pm.



P3: Regulador Zener (15 puntos)

Considere el siguiente circuito:

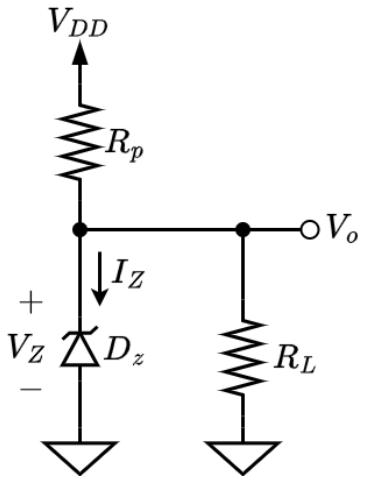


Figura 3: Circuito del Problema 3.

Del circuito se sabe que:

- V_{DD} es una fuente de 15 [V] y con una variación de $\pm 10\,\%$.
- D_Z es un Diodo Zener cuyo voltaje nominal es 9.1 [V] cuando pasa una corriente de 9 [mA] por él, y por datasheet se observa que tiene una resistencia $r_z = 30$ [Ω] razonablemente constante y una corriente de rodilla (punto de quiebre en la curva zener) $I_{ZK} = 0.3$ [mA].
- Hay disponibilidad de cualquier resistencia que sea necesaria para asegurar la operación del regulador.

A continuación:

a) Esboce la curva $I_Z - V_Z$ del Diodo Zener utilizado acorde a la descripción de lo que se conoce del circuito. Defina el voltaje en la rodilla como V_{ZK}.

b) Sin considerar la rodilla zener, encuentre la ecuación que aproxima linealmente el comportamiento del diodo zener como función de su voltaje y corriente instantáneas (V_Z e I_Z respectivamente). ¿Qué puede decir del voltaje constante que aparece en la ecuación respecto del valor nominal del diodo zener? ¿Cuál es el valor estimado de V_{ZK}?

c) Especifique el valor de la resistencia R_p, la corriente que debe circular por ella y el voltaje V_o si se espera que el Zener opere con una corriente $I_Z = 10$ [mA] cuando la resistencia $R_L = 1$ [$k\Omega$].

d) Con la resistencia R_p del inciso c) y la carga $R_L = 1$ [$k\Omega$] conectada, determine la variación que resulta en V_o si la fuente V_{DD} cambia en $\pm 10\,\%$.

e) Con la resistencia R_p del inciso c), suponga que la corriente por R_L se reduce en un $50\,\%$ ¿en cuánto cambia el voltaje V_o?

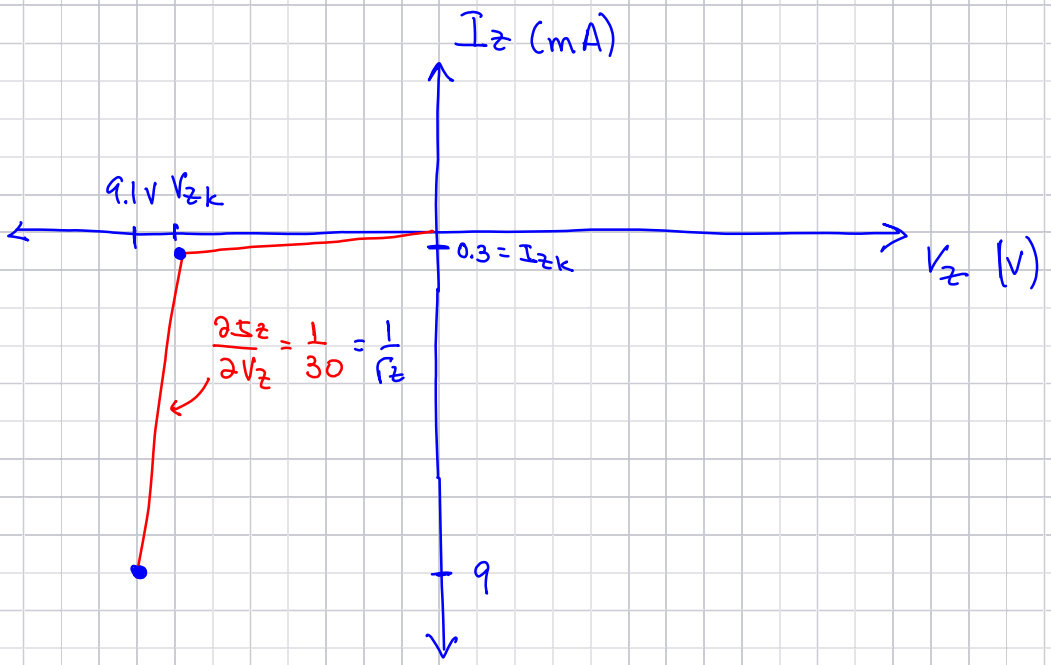
f) Con la resistencia R_p del inciso c) y V_{DD} al mínimo, determine el mínimo valor de R_L factible tal que el circuito continúa regulando y el respectivo valor de V_o. **Hint: Piense dónde está el límite de conducción del zener en inversa.**

P3

a) Se pide dibujar la curva I_Z-V_Z del diodo zener del problema acorde a su descripción

- D_Z es un Diodo Zener cuyo voltaje nominal es 9.1 [V] cuando pasa una corriente de 9 [mA] por él, y por datasheet se observa que tiene una resistencia $r_z = 30$ [Ω] razonablemente constante y una corriente de rodilla (punto de quiebre en la curva zener) $I_{ZK} = 0.3$ [mA].

El zener del circuito se usa en 3er cuadrante, por lo que su curva tiene sentido ahí.



b) Se pide la ecuación zener, sin considerar la rodilla

$\Rightarrow \quad V_Z = r_z I_Z + V_{Z0}$, en $V_Z = 9.1$ [V] se tiene $I_Z = 9$ [mA]

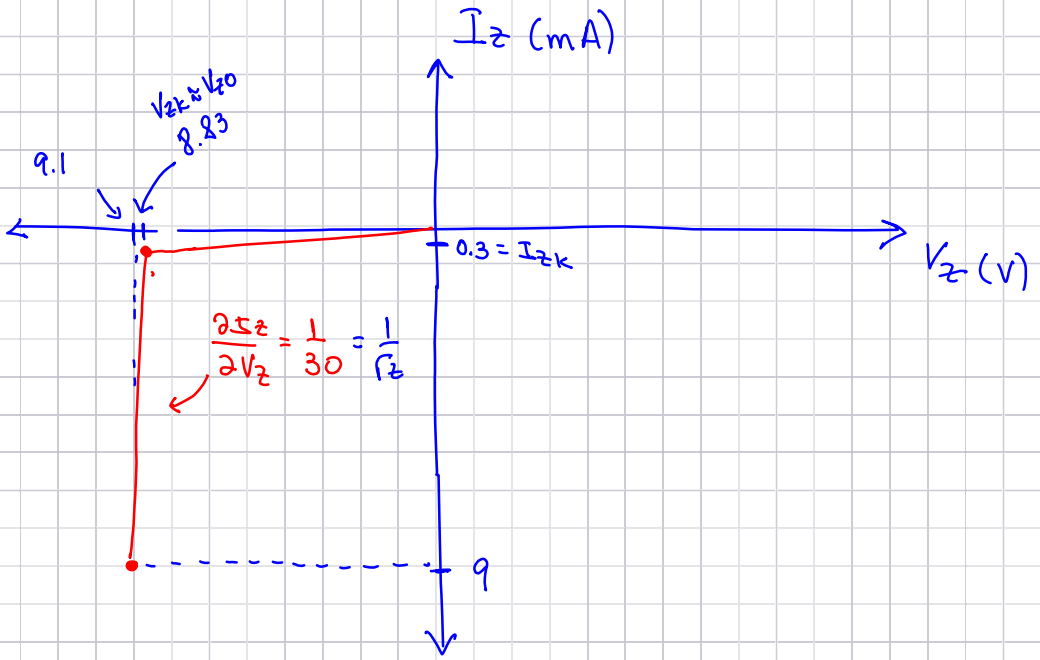
$9.1 = 30 \cdot 9 \cdot 10^{-3} + V_{Z0} \Rightarrow V_{Z0} = 8.83$ [V]

Así, la ecuación solicitada es:

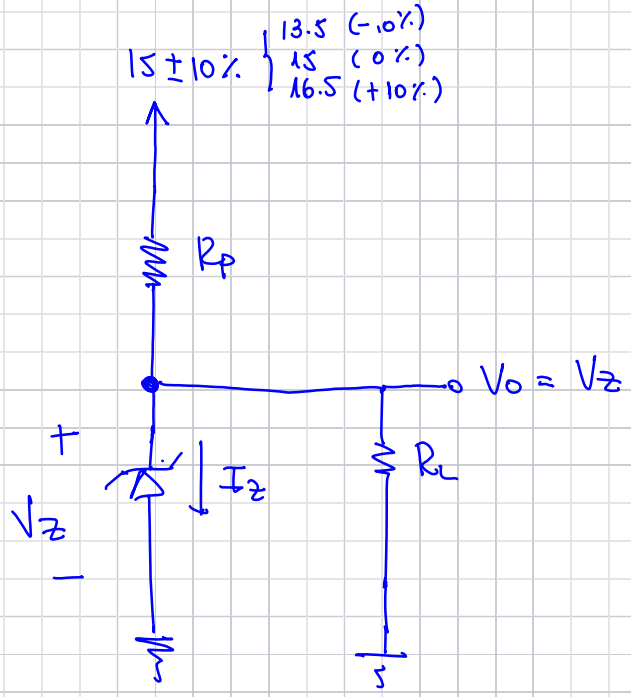
$V_Z = 30 \cdot I_Z + 8.83$, y en $I_{ZK} = 0.3$ mA, V_{ZK} es:

$V_{ZK} = 30 \cdot 0.3 \cdot 10^{-3} + 8.83 = 8.839$ [V].

Sólo para ver la curva en detalle:



c,d,e,f) Consideremos el circuito para el análisis:



(1) $\frac{V_{in} - V_o}{R_p} = \frac{V_o}{R_L} + I_z$

(2) $V_z = 30\, I_z + 8.83$

(3) $V_o = V_z$

Vam ahora incuso pn inciso:

c) $I_z = 10\ mA$, $R_L = 1k$, ¿cuanto debe valer R_p?

$\Rightarrow V_o = V_z = 30 \cdot 10 \cdot 10^{-3} + 8.83 = 9.13\ [V]$ (el voltaje V_o lo fija Zener)

$\Rightarrow I_L = \frac{V_o}{R_L} = \frac{9.13}{1k} = 9.13\ mA$ (corriente pn R_L gracias a V_o)

$\Rightarrow \frac{V_{DD} - V_o}{R_p} = I_z + I_L \Rightarrow \boxed{R_p = \frac{V_{DD} - V_o}{I_z + I_L} = \frac{15 - 9.13}{10mA + 9.13\ mA} = 306,84\ \Omega}$

d) $R_p = 306.84\ \Omega$, $R_L = 1k$, V_{DD} varía $\pm 10\%$, ¿cuanto varía V_o?

$$\frac{V_{DD} - V_o}{R_p} = \frac{V_z - V_{zo}}{r_z} + \frac{V_o}{R_L} \Rightarrow \frac{V_{DD} - V_o}{R_p} = \frac{V_o}{r_z} + \frac{V_o}{R_L} - \frac{V_{zo}}{r_z}$$

$$\Rightarrow \frac{V_{DD}}{R_p} + \frac{V_{zo}}{r_z} = V_o \left(\frac{1}{R_p} + \frac{1}{r_z} + \frac{1}{R_L} \right) = \frac{V_o}{(R_p /\!/ r_z /\!/ R_L)}$$

$$\boxed{V_o = \left(\frac{V_{DD}}{R_p} + \frac{V_{zo}}{r_z} \right) (R_p /\!/ r_z /\!/ R_L)}$$

Esta expresion la podemos evaluar con

$V_{DD}^{MIN} = 0.85 \cdot V_{DD}$

$V_{DD}^{MAX} = 1.15 \cdot V_{DD}$

O bien podemos expresar V_{DD} como $V_{DD} \pm \Delta V_{DD}$ y por ende $V_o \pm \Delta V_o$

$$V_o \pm \Delta V_o = \left(\frac{V_{DD} \pm \Delta V_{DD}}{R_p} + \frac{V_{zo}}{r_z} \right) (R_p /\!/ r_z /\!/ R_L)$$

$$V_o \pm \Delta V_o = \underbrace{\left(\frac{V_{DD}}{R_p} + \frac{V_{zo}}{r_z} \right) (R_p /\!/ r_z /\!/ R_L)}_{V_o = 9.13\ [V] \text{ (valor del inciso c))}} \pm \underbrace{\frac{\Delta V_{DD}}{R_p} (R_p /\!/ r_z /\!/ R_L)}_{\Delta V_o}$$

($\Delta V_{DD} = 0.1 \cdot V_{DD}$)

$$\Delta V_o = \pm \frac{1.5\,V}{306.84} \cdot (306.84 \,//\, 30 \,//\, 1000) = \pm\ 0.13\ V.$$

↳ $V_o \pm \Delta V_o = 9.13 \pm 0.13\,V$ $\begin{cases} 9.26\ [V] \text{ para } V_{DD}+10\% \\ 9.00\ [V] \text{ para } V_{DD}-10\% \end{cases}$

e) $R_p = 306.84\,\Omega$, $V_{DD} = 15$, $I_L = 0.5 \cdot 9.13\,mA$ (equivalente a doblar $R_L \rightsquigarrow 2k\Omega$), ¿cuánto vale V_o?

$$V_o = \left(\frac{V_{DD}}{R_p} + \frac{V_{Z0}}{r_z}\right)(R_p \,//\, r_z \,//\, R_L) \Rightarrow V_o = \left(\frac{15}{306.84} + \frac{8.83}{30}\right) \cdot (306.84 \,//\, 30 \,//\, 2000)$$

$V_o = 9.25[V]$ ⇒ lo cual tiene sentido, pues la carga le "roba" menos corriente al diodo zener y así pasa más corriente por él, levantando V_o.

↳ Si antes de reducir I_L el voltaje $V_o = 9.13\,[V]$, la variación al reducir la carga es: $\Delta V = V_o\big|_{2R_L} - V_o\big|_{R_L} = 9.25 - 9.13 = 0.12\,[V]$ //

f) $R_p = 306.84\,\Omega$, $V_{DD} = 15 \cdot 0.9 = 13.5\,[V]$, se pide R_L y V_o tales que el diodo supere regulando al límite.

Acorde a la curva dibujada en a) y V_{zk} en b), es fácil ver que el límite de conducción es el punto (V_{zk}, I_{zk}).

↳ Así: $V_o = V_{zk} = 8.839\,[V] \approx V_{Z0}$

$I_z = I_{zk} = 0.3[mA]$.

$$\Rightarrow \frac{V_{\gg_{MIN}} - V_o}{R_p} = \frac{V_o}{R_{L(MIN)}} + I_{z_k} \Rightarrow \frac{13.5 - 8.839}{306.84} = \frac{8.839}{R_{L_{MIN}}} + 0.3 \cdot 10^{-3}$$

↳ $\boxed{R_{L_{MIN}} = 593.6\ \Omega}$

P4: Alan Brito SpiceMan (15 puntos)

Buscando entre las cosas antiguas de su abuelo *Ángel Brito Delgado* (otro prócer de la electrónica), Alan se encontró con un circuito labeleado como *OVP*. El diagrama circuital involucrado es el siguiente:

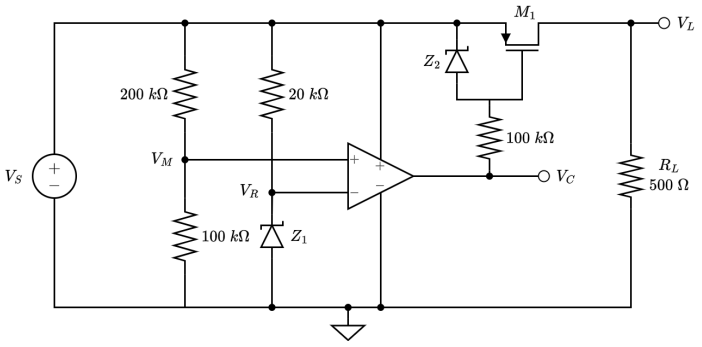


Figura 4: Circuito OVP.

En relación al circuito, Ángel dejó los siguientes apuntes:

- V_S es una fuente DC, que puede generar un voltaje entre 12 [V] y 36 [V] a criterio del usuario pero no es regulada y por ende lamentablemente inestable.
- El diodo D_{Z1} tiene un voltaje inverso de 10 [V] en conducción, mientras que D_{Z2} tiene un voltaje inverso de 16 [V] en conducción. Ambos tienen caída constante de 0.7 [V] en conducción directa.
- El comparador puede considerarse ideal.
- El transistor M_1 es tal que sus voltajes máximos admisibles son $|V_{GS}| = 20$ [V], $|V_{DS}| = 45$ [V], su corriente máxima admisible es $I_D = 230$ [mA] y su $|V_{TH}| = 1$ [V].
- La carga R_L se puede asumir como una resistencia de 500 [Ω], con máximo 30 [V].

En pos de elevar su conocimiento, Alan quiere entender la operación del circuito para buscarle aplicaciones. La idea, como siempre, es que usted le ayude respondiendo las siguientes preguntas:

a) Asumiendo que podemos modelar la fuente V_S como una rampa entre 12 [V] y 36 [V], grafique las siguientes curvas de transferencia: V_M v/s V_S; V_R v/s V_S; V_C v/s V_S; $|V_{GS}|$ v/s V_S y V_L v/s V_S. Sus gráficos deben marcar los puntos notables de voltaje y transiciones relevantes.

b) A partir de su análisis previo, ¿qué función cumple el circuito?, ¿para qué sirven los diodos D_{Z1} y D_{Z2}?, y ¿en qué modos de operación trabaja el transistor M_1? Sea claro y conciso.

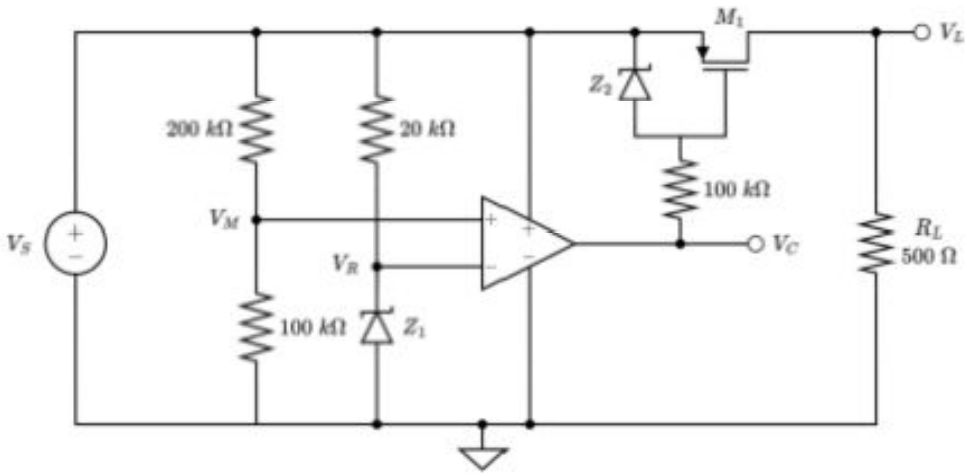
c) ¿Cuál es el valor mínimo para la carga R_L de forma que el transistor no falle?

d) Con el mismo circuito se desea limitar el voltaje a 10 [V]:

   - ¿Qué valor nominal zener es necesario para D_{Z1}?
   - Justifique técnicamente si son necesarios D_{Z2} y la resistencia de 100 [$k\Omega$] en esta condición. Si no lo son, ¿qué hace con la salida del comparador?

P4)

Algo relevante antes de dibujar las ecuaciones, es entender un poco el circuito



$$V_M = \frac{V_S}{3}$$

$$V_R = V_Z = 10\,[V]$$

Si $12 \leq V_S \leq 36 \Rightarrow 4[V] \leq V_M \leq 12\,[V]$

$$V_R = 10\,[V]$$

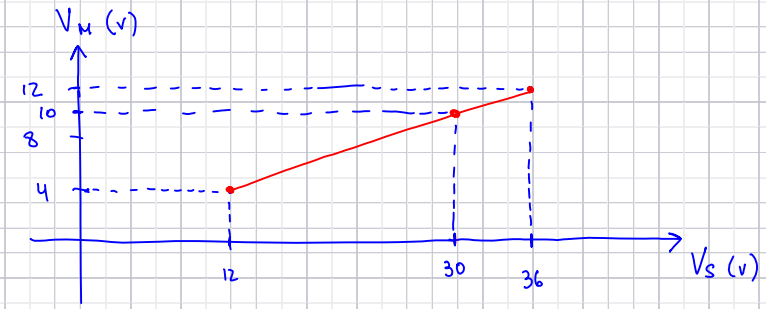
$$V_C = \begin{cases} 0, & \text{si } V_M < V_R \Leftrightarrow V_M < 10[V] \\ & (V_S < 30\,[V]) \\ V_S & \text{si } V_M > V_R \Leftrightarrow V_M > 10[V] \\ & (V_S > 30\,[V]) \end{cases}$$

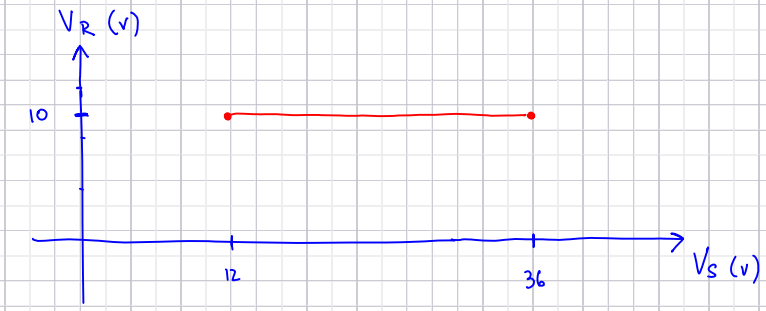
Si $V_C = 0$, el zener solo opera en inversa y el transistor conduce.
o corte

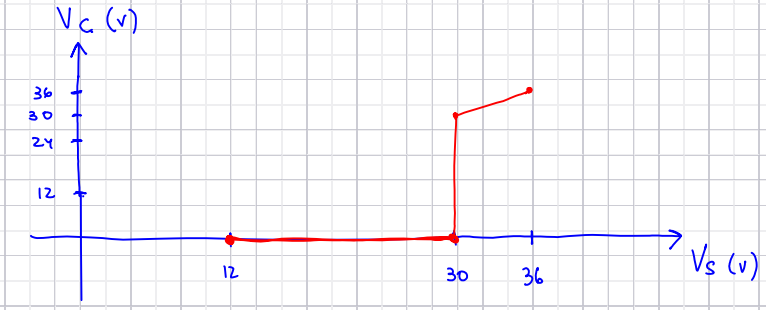
Si $V_C = V_S$ el zener solo opera en corte & el transistor No conduce.
$(V_S = 30)$

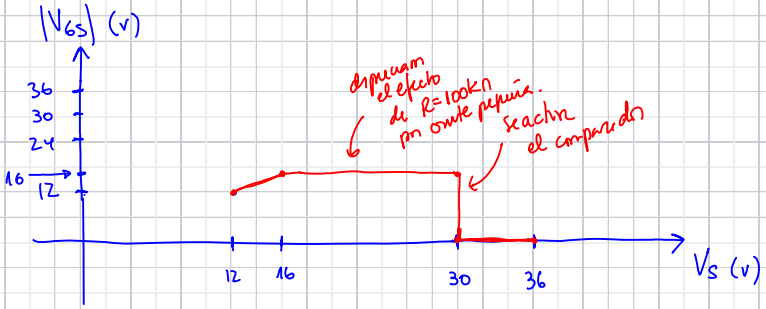
Finalmente, el transistor opera para transmitir V_S a la carga
↳ Si V_S crece por sobre 30 V, el transistor se desactiva y la carga se desconecta de la fuente V_S protegiendola.

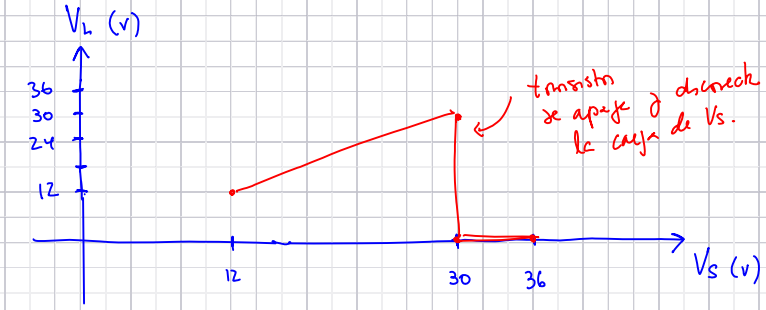
c) Dibujamos las curvas solicitadas:











b) Se puede informar con las curvas que es una protección de sobrevoltaje (Over Voltage Protection)

D_{Z1} fija la referencia de voltaje para apagar el transistor

D_{Z2} protege al transistor para que su $V_{GS\,máximo}$ no se supere y lo destruya.

M_1 opera en corte y triodo. (switch controlado por voltaje).

c) Se pide el mínimo valor de R_L para que el transistor no falle en conducción

↳ $V_{L_{MAX}} = 30\,[V]$, y $I_D^{MAX} = 230[mA]$

↳ $R_{L_{MIN}} = \frac{V_{L_{MAX}}}{I_{D_{MAX}}} = \frac{30}{230\,m} = 130.4\,\Omega$ //

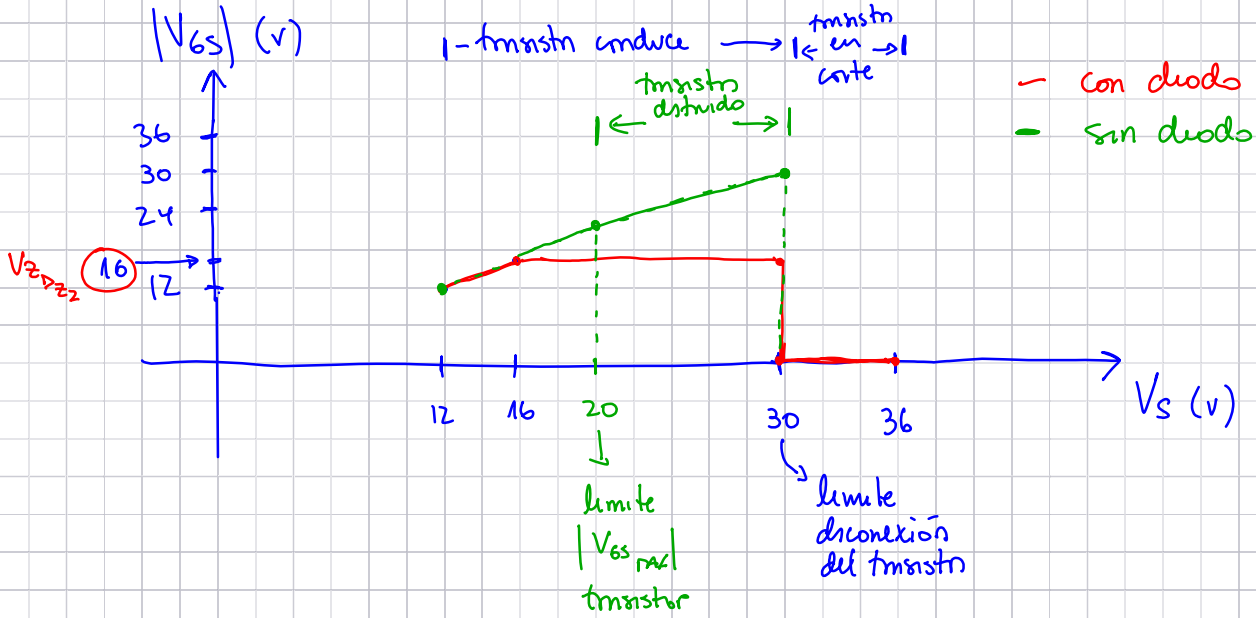
d) Si deseam limitar el voltaje en la carga a 10 [V] y no 30 [V], con $5 \leq V_S \leq 36$

↳ El voltaje nominal zener debe ser igual al voltaje V_M en $V_S = 10$

↳ $V_{Z_1} = \frac{V_S}{3} = 3.\overline{3}\,[V]$. Cuando V_M alcanza dicho valor el comparador se activa y apaga el transistor.

↳ ¿Son necesarios D_{Z_2} y la resistencia de 100[kΩ]?

Remitamos nos a la curva de transferencia $|V_{GS}|$ vs V_S



Si el límite de desconexión es 10 V, nunca se alcanzará $|V_{GS_{MAX}}|$ del transistor, por lo que no hay riesgo de destrucción.

↳ No son necesarios y podemos conectar la salida del comparador directamente al Gate del transistor.