Pontificia Universidad Católica de Chile
Escuela de Ingeniería
Departamento de Ingeniería Eléctrica
IEE2413 - Electrónica

Problemas Electrónica 2018 - I

Profesor: Ángel Abusleme
Ayudantes: Agustín Campeny, Juan Pablo Elorrieta, Cristóbal Ferrer, y Matías Henríquez

Ejercicios resueltos

Enunciados

1) Mediante simulaciones, obtenga las curvas I_D vs. V_{DS} del transistor NMOS y del transistor PMOS que vienen por defecto en LTspice. Grafique para $0\,\text{V} < |V_{DS}| < 9\,\text{V}$ y para valores de $|V_{GS}|$ entre $0\,\text{V}$ y $3\,\text{V}$ variando en escalones de $0.5\,\text{V}$.

2) Identifique las regiones de operación y explique con sus propias palabras cómo se comporta el transistor en cada región y cómo cambia dicho comportamiento al variar V_{GS}.

3) A partir de los resultados de los problemas 1) y 2), infiera los siguientes parámetros del NMOS y del PMOS: V_T y $\mu C_{ox}\dfrac{W}{L}$. Comente.

4) Dibuje a mano la curva I_D vs. V_{DS} para un MOSFET de canal N, para V_{DS} entre $0\,\text{V}$ y $3\,\text{V}$. Considere que $V_S = 0\,\text{V}$, $V_{GS} = 1\,\text{V}$, $V_T = 0.5\,\text{V}$, $\mu_n = 400\,\text{cm}^2/\text{Vs}$, $C_{ox} = 5\,\text{fF}/\mu\text{m}^2$, $W/L = 25$. La figura puede ser cualitativa, pero debe incluir valores para los puntos relevantes.

5) Ahora aplique un Thévenin de $3\,\text{V}$ y resistencia variable R a V_D y determine valores de R de manera que el MOSFET esté en región de triodo, en el límite entre triodo y activa, y en el punto medio del rango completo de la región activa.

6) Repita el problema 4) para un MOSFET de canal P, considerando esta vez $\mu_p = 100\,\text{cm}^2/\text{Vs}$ y ajustando la polaridad de voltajes y corrientes.

7) Ahora aplique un Thévenin de $-3\,\text{V}$ y resistencia variable R a V_D (o equivalentemente, conecte V_S a $3\,\text{V}$ y V_D a tierra a través de R) y determine valores de R de manera que el MOSFET esté en región de triodo, en el límite entre triodo y activa, y en el punto medio del rango completo de la región activa.

8) Durante el capítulo aprendimos que la principal ecuación del transistor en región activa es

$$i_D = \frac{1}{2}\mu C_{ox}\frac{W}{L}\left(v_{GS} - V_T\right)^2$$

Derivando con respecto a v_{GS} es posible obtener g_m. Vimos que hay tres expresiones equivalentes para g_m:

$$g_m = \frac{2I_D}{V_{OV}}$$

$$g_m = \mu C_{ox} \frac{W}{L} V_{OV}$$

$$g_m = \sqrt{2\mu C_{ox} \frac{W}{L} I_D}$$

También aprendimos que al modelar los efectos de la conductancia entre dren y fuente, la ecuación que modela el comportamiento del transistor en región activa es

$$i_D = \frac{1}{2}\mu C_{ox} \frac{W}{L} (v_{GS} - V_T)^2 (1 + \lambda v_{DS})$$

Determine tres expresiones para la transconductancia g_m análogas a las presentadas, considerando los efectos de la conductancia entre dren y fuente.

9) La figura 1 muestra un amplificador con MOSFET. Determine los voltajes y corrientes DC del circuito. Considere $R_{TH} = 5\,\text{k}\Omega$, $R_{B1} = 130\,\text{k}\Omega$, $R_{B2} = 20\,\text{k}\Omega$, $R_D = 10\,\text{k}\Omega$, $R_S = 1\,\text{k}\Omega$ y $R_L = 100\,\text{k}\Omega$. El MOSFET es idéntico al del problema 4).

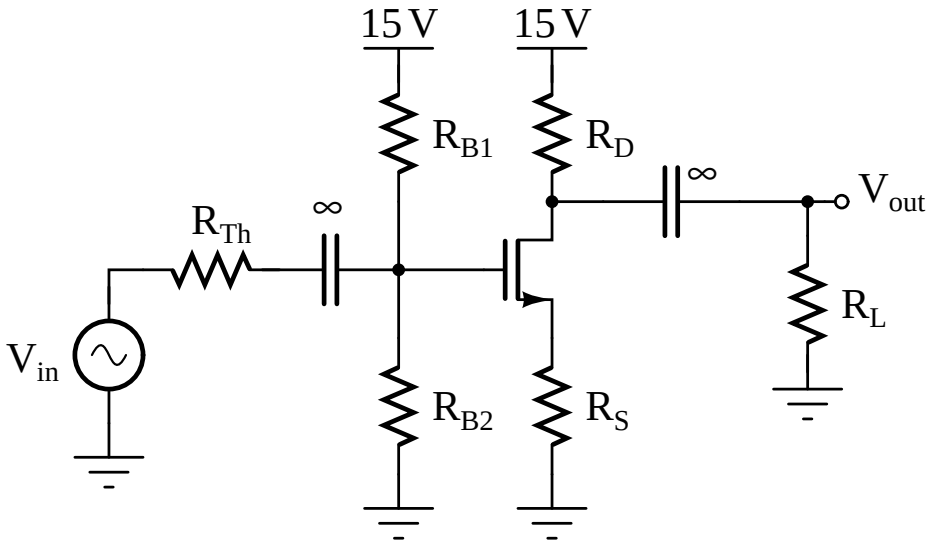


Figura 1: Amplificador con degeneración de fuente.

10) Utilizando los resultados del análisis DC del problema 9), analice el circuito de de la figura 1 en pequeña señal:

   a) Determine el modelo para análisis en pequeña señal del transistor.

   b) Dibuje el circuito para análisis en pequeña señal. Recuerde apagar fuentes DC y reemplazar capacitores de acoplamiento por cortocircuitos.

   c) Determine de manera independiente G_{meff} y R_{out}, y multiplíquelas para obtener la ganancia.

11) Repita el problema 10), esta vez poniendo un capacitor de bypass (tamaño muy grande) en paralelo con R_S. Compare sus resultados con los del problema 10).

12) Compruebe los resultados de los problemas 9), 10) y 11) usando SPICE. Para comprobar el problema 9) realice una simulación `.op`. Para los otros dos utilice simulaciones `.ac` y `.tran`.

Para las simulaciones utilice el siguiente modelo en LTspice (puede ponerlo directamente en el esquemático como una directiva de SPICE o en un archivo aparte):

```
.MODEL MiPropioNMOS NMOS (KP=0.0002 VTO=0.5 Phi=0)
```

Este modelo corresponde a la tecnología que usará en este problema. Instancie el MOSFET de canal N y reemplace el nombre del modelo `NMOS` que viene por defecto en LTspice, por `MiPropioNMOS`. Con esto habrá dicho a SPICE que quiere usar ese modelo en particular. El modelo incluye el valor de `KP`, que corresponde al producto entre μ_n y C_{ox}, además de V_T.

SPICE sirve para simular circuitos integrados compuestos por transistores de una misma tecnología y diferentes tamaños. Por lo tanto, Ud. debe indicar a SPICE el tamaño de cada transistor. Esto se logra ingresando los parámetros $W = 25\,\mu$m y $L = 1\,\mu$m en cualquiera de los campos de los atributos de cada MOSFET en SPICE.

13) Caractericemos un transistor discreto para hacer un circuito en el futuro. Preguntando en diferentes tiendas de electrónica nivel nacional, sólo pudimos encontrar el 2N7000. Busque la siguiente información en las hojas de datos del 2N7000: μ, C_{ox}, W/L y V_T. No pierda mucho tiempo en esta pregunta.

14) Considerando las dificultades para obtener resultados convincentes para el problema 13) (recuerde que el silicio no miente), mejor simulemos un circuito sencillo y de ahí extraigamos la información relevante para el diseño. Puede utilizar el siguiente macromodelo de SPICE del transistor 2N7000:

```
*2N7000 model
.MODEL 2N7000 NMOS (LEVEL=3 RS=0.205 NSUB=1.0E15
+DELTA=0.1 KAPPA=0.0506 TPG=1 CGDO=3.1716E-9
+RD=0.239 VTO=1.000 VMAX=1.0E7 ETA=0.0223089
+NFS=6.6E10 TOX=1.0E-7 LD=1.698E-9 UO=862.425
+XJ=6.4666E-7 THETA=1.0E-5 CGSO=9.09E-9 L=2.5E-6
+W=0.8E-2)
.ENDS
```

a) Realice una simulación sencilla para obtener las curvas I_D vs. V_{DS} para diferentes valores de V_{GS}. Considere $V_{DS} \leq 15\,\text{V}$.

b) A partir de las curvas, intente inferir un valor para el parámetro λ que modela la resistencia de salida finita.

15) Considere un MOSFET idéntico al del problema 4). Obtenga de manera analítica la resistencia equivalente del MOSFET cuando está en región de triodo, en función del voltaje de fuente para $V_G = 5\,\text{V}$ y grafíquela empleando un programa de computación científica. Asuma V_{DS} pequeño.

Soluciones

1) Lo primero es hacer un esquemático en LTspice. Es importante elegir un transistor que tenga 3 terminales (no hemos aprendido a trabajar con un transistor de 4 terminales). Ojo con la ubicación del terminal de fuente. En el caso del NMOS, va al terminal más negativo. En el caso del PMOS, va al terminal más positivo.

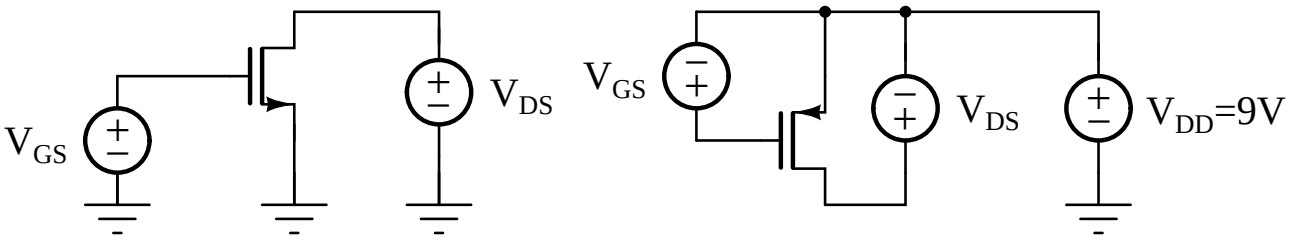


Figura 2: Esquema para obtener curvas de transistores MOSFET.

En la figura 2 se ven dos esquemáticos separados: uno a la izquierda para probar el NMOS, y otro a la derecha para probar el PMOS. Si bien el voltaje de fuente del PMOS es irrelevante para efecto de las pruebas (porque lo que importa es que V_{GS} y V_{DS} sean negativos), ponemos V_S del PMOS a un potencial de V_{DD}. En general, los NMOS van concentrados en torno al riel inferior, mientras que los PMOS van concentrados en torno al riel superior. En este caso los voltajes absolutos de compuerta y dren no exceden el rango limitado por los rieles, y aun así es posible tener V_{GS} y V_{DS} positivos para los NMOS y negativos para los PMOS.

El netlist resultante se muestra a continuación. Se recomienda leerlo a conciencia y entenderlo a cabalidad (no hay magia).

```
* Netlist para obtención de curvas de MOSFET

M1 N004 N002 0 0 NMOS         * Instanciación NMOS
* orden de pines: D G S B
* B igual aparece en netlist
* aunque no está explícito en símbolo
Vgs N002 0 1
Vds N004 0 1

M2 N005 N003 N001 N001 PMOS   * Instanciación PMOS
* Orden de pines es: D G S B
* B igual aparece en netlist
* aunque no está explícito en símbolo

* Copiamos Vgs y Vds al PMOS para simular simultáneamente
E1 N001 N003 N002 0 1
E2 N001 N005 N004 0 1

Vdd N001 0 9                  * PMOS tiene S atado a Vdd

.model NMOS NMOS              * Modelo ficticio para el NMOS
.model PMOS PMOS              * y para el PMOS, OK para docencia

.dc Vds 0 9 0.01 Vgs 0 3 0.5  * DC sweep en Vds y luego en Vgs

.backanno
.end
```

El resultado de la simulación es idéntico para NMOS y para PMOS, y se muestra en la figura 3. Esto es sólo una coincidencia de los modelos, pero en la práctica nunca ocurre. Generalmente los $|V_T|$

son diferentes y, para igual tamaño, los NMOS producen entre 2 y 6 veces la corriente de los PMOS producto de la mejor movilidad de sus portadores.

Es muy importante comprender bien los signos de las corrientes y voltajes, y cómo cambian en el caso de los PMOS.

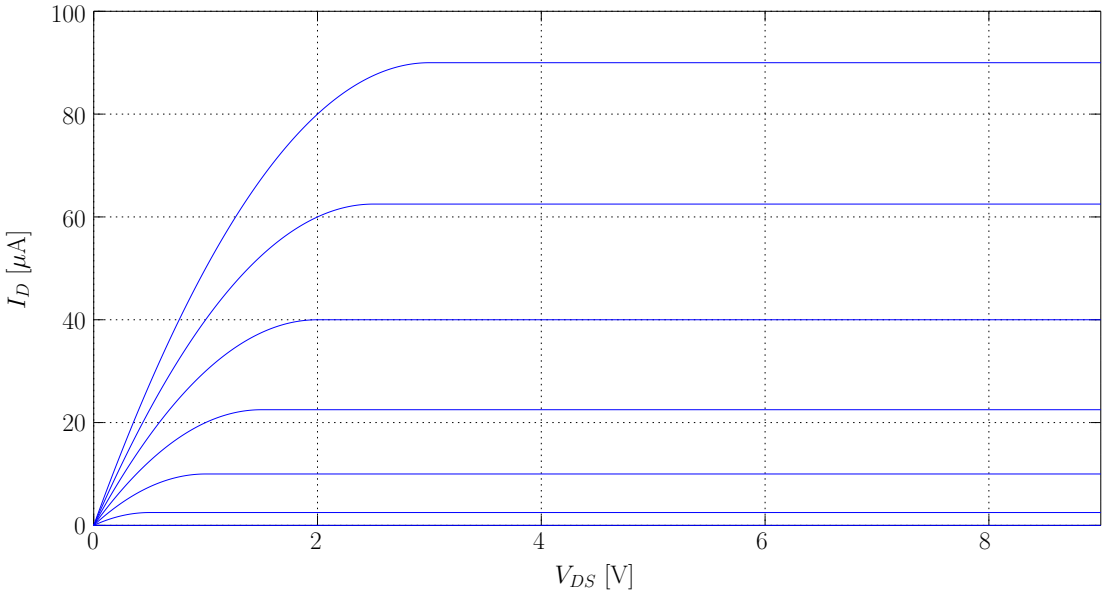


Figura 3: Curvas para los transistores MOSFET que vienen por defecto en LTspice.

2) En la figura 3 se muestran tres regiones de operación:

   a) **Corte**: cuando $I_D = 0$, resultado que ocurre cuando $|V_{GS}| < |V_T|$.

   b) **Activa**: cuando I_D es constante, resultado que ocurre cuando $|V_{DS}| \geq |V_{GS}| - |V_T|$. El transistor opera como una fuente de corriente constante controlada por $|V_{GS}|$, y cuyo voltaje no depende de $|V_{DS}|$.

   c) **Triodo**: cuando I_D cambia, resultado que ocurre cuando $|V_{DS}| \leq |V_{GS}| - |V_T|$. Para $|V_{DS}|$ pequeño, el comportamiento del transistor es el de una resistencia controlada por $|V_{GS}|$.

   A medida que $|V_{GS}|$ crece:

   a) Si el MOSFET está en corte y $|V_{GS}|$ excede V_T, pasa a alguna de las otras dos regiones de operación.

   b) Si el MOSFET está en región activa, al incrementar $|V_{GS}|$ la corriente crece de manera proporcional a $(|V_{GS}| - |V_T|)^2$, o más o menos con el cuadrado de $|V_{GS}|$.

   c) Si el MOSFET está en triodo, al incrementar $|V_{GS}|$ la resistencia equivalente disminuye o es inversamente proporcional a $(|V_{GS}| - |V_T|)$. La diferencia $(|V_{GS}| - |V_T|)$ es muy importante en MOSFETs. Es tan importante que tiene un nombre, V_{OV} o voltaje de overdrive.

   Es relevante insistir en la importancia de entender los signos para los PMOS. La única forma de entenderlo es haciendo el problema a conciencia.

3) En región activa, la corriente de dren de un transistor está dada por:

$$I_D = \frac{1}{2}\mu C_{ox}\frac{W}{L}(V_{GS} - V_T)^2$$

Si tomamos dos puntos con I_D y V_{GS} conocidos, para un determinado V_{DS}, podemos despejar $\mu C_{ox}\frac{W}{L}$ y V_T. Entonces, escogemos dos puntos arbitrarios a partir de las curvas obtenidas en el problema 1).

Basándonos en las curvas para NMOS de la figura 3, escogemos $V_{GS} = 2\,\text{V}$ para el cual $I_D = 40\,\mu\text{A}$, y $V_{GS} = 3\,\text{V}$ para el cual $I_D = 90\,\mu\text{A}$, ambos considerando un V_{DS} tal que el transistor esté en región activa, por ejemplo 6 V. Tenemos entonces las siguientes dos ecuaciones:

$$40\,\mu\text{A} = \frac{1}{2}\mu C_{ox}\frac{W}{L}(2 - V_T)^2$$

$$90\,\mu\text{A} = \frac{1}{2}\mu C_{ox}\frac{W}{L}(3 - V_T)^2$$

Resolviendo el sistema de ecuaciones, encontramos dos valores para V_T, 0 V y 2.4 V. Se podría pensar que V_T no puede ser 0 V, pero el segundo valor nos deja fuera de región activa, ya que para $V_{GS} = 2\,\text{V}$, $V_{GS} - V_T < 0$. Luego el valor debe ser $V_T = 0\,\text{V}$.

Ante las dudas, es posible hacer una simulación de punto de operación `.op`. En LTspice, en el error log, es posible ver algunos parámetros de los transistores simulados. En particular, aparece el voltaje de umbral como V_{th}. Realizando esta simulación se puede confirmar que el modelo de LTspice de un NMOS tiene un $V_T = 0\text{V}$. Conociendo este resultado, es posible despejar la otra variable reemplazando el valor de V_T en cualquiera de las dos ecuaciones.

Con esto, los parámetros del NMOS por defecto de LTspice serían:

$$V_T = 0\,\text{V}$$

$$\frac{1}{2}\mu C_{ox}\frac{W}{L} = 2 \cdot 10^{-5}\,\frac{\text{A}}{\text{V}^2}$$

Los parámetros para la PMOS son los mismos, ya que los modelos de LTSpice entregan las mismas curvas, entendiendo que las corrientes fluyen en el sentido contrario.

Es importante destacar que en la práctica V_T nunca es 0 V, y que este resultado se debe a que los modelos por defecto de LTspice son solo un primer acercamiento a un modelo más completo de un transistor, y no son un reflejo de su desempeño real.

4) Primero evaluamos $V_{OV} = V_{GS} - V_T = 0.5\text{V} > 0$, por lo tanto habrá inversión en el canal y el transistor estará en región activa o en triodo, dependiendo de V_{DS}. Sabemos además que para $V_{DS} > V_{OV} = 0.5\text{V}$ el transistor estará en región activa; en caso contrario, en triodo.

Podemos calcular la corriente en región activa como:

$$I_D = \frac{1}{2}\mu C_{ox}\frac{W}{L}V_{OV}^2$$

Reemplazando los valores del enunciado (ojo con las unidades) llegamos a $I_D = 625\,\mu\text{A}$. Ya tenemos todo lo necesario para dibujar la curva a mano. Un gráfico hecho en computador tirando trazos a mano también califica. En la figura 4 se muestra el dibujo solicitado.

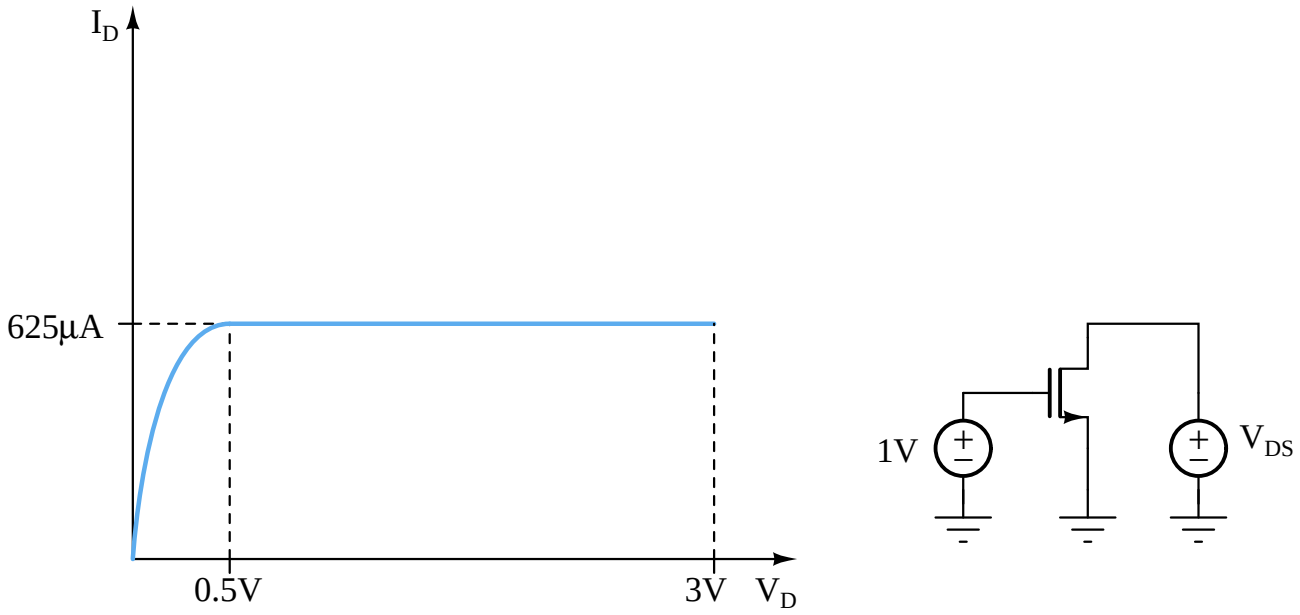


Figura 4: Bosquejo de curva de MOSFET de canal N.

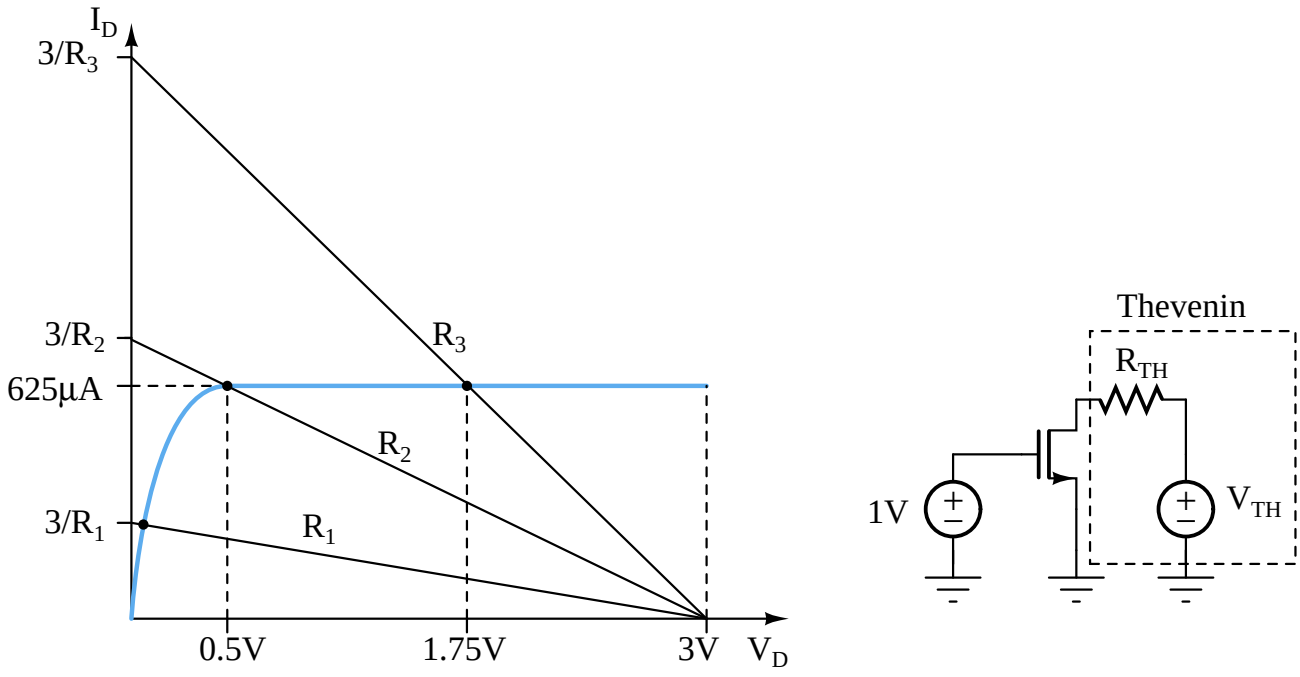


Figura 5: Intersección de puntos de operación del NMOS y un Thévenin en el dren.

5) El gráfico debiera verse como el de la figura 5.

Lo interesante es que el mismo transistor estará en diferentes regiones de operación según qué resistencia de Thévenin vea.

Ahora calculemos las resistencias. Primero calculamos R_3, de manera que el transistor esté en el punto medio del rango de región activa:

$$R_3 = \frac{3V - 1.75\,\text{V}}{625\,\mu\text{A}} = 2\,\text{k}\Omega$$

Ahora calculemos R_2 para que el transistor esté en el límite de las regiones activa y de saturación:

$$R_2 = \frac{3V - 0.5\,\text{V}}{625\,\mu\text{A}} = 4\,\text{k}\Omega$$

Finalmente, R_1 es cualquier resistencia muy alta, por ejemplo, $R_1 = 10\,\text{k}\Omega$.

Hay una interesante conclusión adicional que emerge al analizar un rato el circuito. Durante el capítulo aprendimos que si queremos harta ganancia necesitamos que $G_m \cdot R_o$ sea grande. Aquí R_o es la resistencia de Thévenin en paralelo con la impedancia del MOSFET, que en región activa es muy alta. El transistor tiene un G_m que como sabemos depende de V_{OV}. Entonces una forma de obtener mucha ganancia es haciendo R_o muy grande, pero si R_o es más grande que el R_2 que calculamos, el transistor ya no opera como un amplificador. Entonces, con cargas resistivas, la ganancia tiene un límite, a menos que encontremos otra forma de hacer ganancias muy grandes a partir de estas curvas...

6) Se debe recordar que para que los transistores PMOS funcionen estos tienen que ser polarizados con voltajes negativos. Por lo que, considerando los mismos valores numéricos de la tarea anterior, se tiene que $V_S = 0$ V, $V_{GS} = -1$ V, $V_T = -0.5$ V y se observará el comportamiento para V_{DS} entre -3 V y 0 V. El procedimiento para determinar si un PMOS está apagado, en región de triodo o activa es análogo al de un NMOS. La única diferencia es que se deben considerar los valores absolutos de los voltajes en los terminales del transistor.

   Primero, hay que determinar si el PMOS está encendido o apagado. Evaluando $V_{OV} = |V_{GS}| - |V_T| = 0.5\,\text{V} > 0$ se sabe que hay inversión en el canal y, por ende, el transistor está encendido. Luego, se verifica si está en región activa o en triodo observando el valor de $|V_{DS}|$. Si $|V_{DS}| > V_{OV} = 0.5$ V el transistor estará en región activa; en caso contrario, en triodo.

   La corriente en región activa puede calcularse como:

$$|I_D| = \frac{1}{2}\mu C_{ox}\frac{W}{L}V_{OV}^2$$

   Reemplazando los valores del enunciado se obtiene $|I_D| = 156.3\,\mu$A. Este será el valor límite de corriente al que llegará el transistor en región activa (asumiendo que no hay efecto de conductancia entre dren y fuente). Hay que recordar que este es el valor absoluto de la corriente de dren y que esta para un PMOS, al igual que su voltaje de polarización, es negativa. Esto es, la corriente entra por la fuente y sale por el dren.

   Con esto ya se posee toda la información necesaria para graficar la curva pedida, que se muestra en la figura 6.

7) El gráfico debiera verse como el de la figura 7.

   Al igual que para el transistor NMOS, se observa que el mismo transistor estará en diferentes regiones de operación según qué resistencia de Thévenin vea.

   Se procede a calcular las resistencias. Primero, se calcula R_3, de manera que el transistor esté en el punto medio del rango de región activa (es decir, -1.75 V):

$$R_3 = \frac{-3\,\text{V} + 1.75\,\text{V}}{-156.3\,\mu\text{A}} = 8\,\text{k}\Omega$$

   Ahora se calcula R_2 para que el transistor esté en el límite de las regiones activa y de triodo:

$$R_2 = \frac{-3\,\text{V} + 0.5\,\text{V}}{-156.3\,\mu\text{A}} = 16\,\text{k}\Omega$$

   Finalmente, R_1 es cualquier resistencia muy alta, por ejemplo, $R_1 = 40\,\text{k}\Omega$.

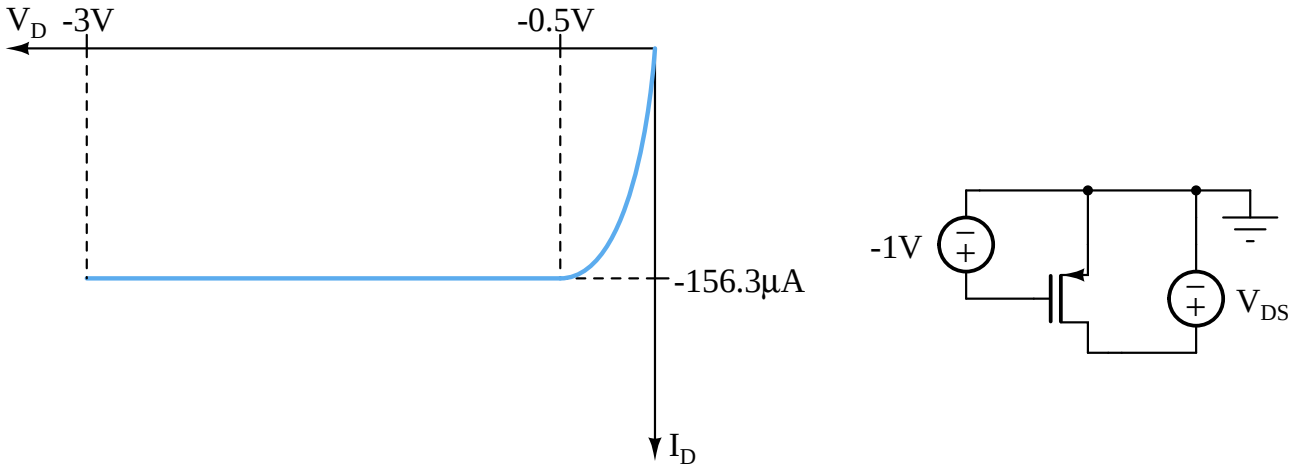


Figura 6: Bosquejo de curva de MOSFET de canal P.

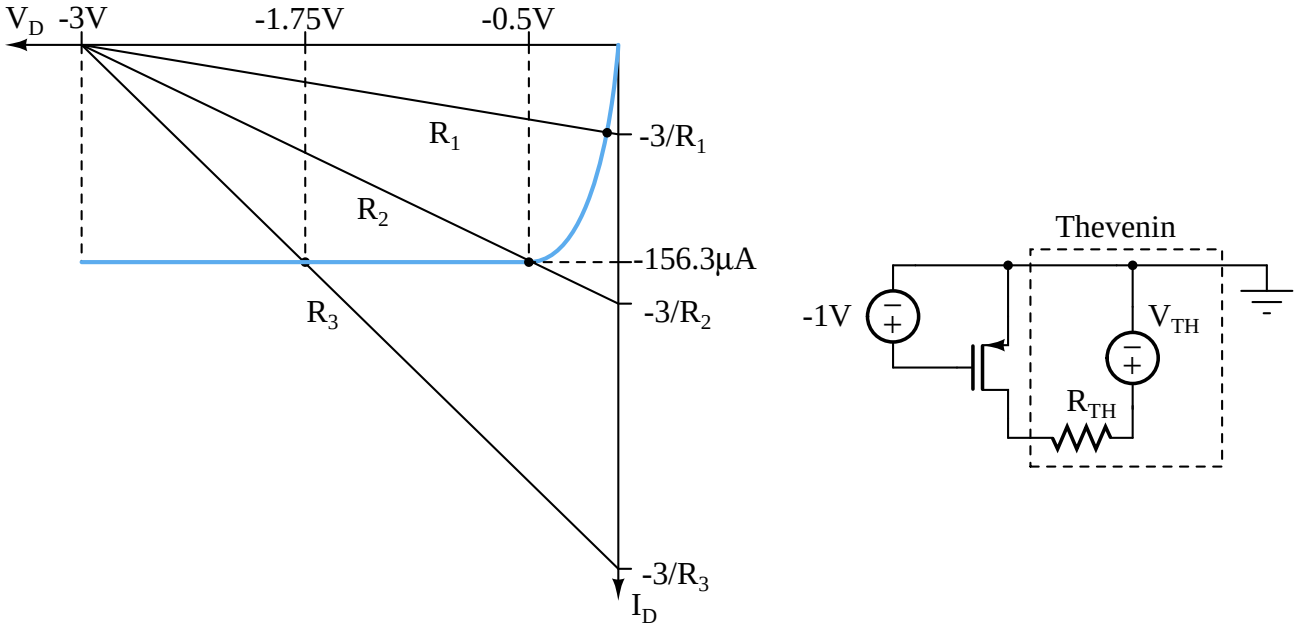


Figura 7: Intersección de puntos de operación del PMOS y un Thévenin en el dren.

8) Como aprendimos en este capítulo, la transconductancia se define como la derivada de i_D con respecto a v_{GS}. Luego, al utilizar la expresión i_D que incluye la conductancia de salida se obtiene:

$$g_m = \frac{\delta i_D}{\delta v_{GS}} = \mu C_{ox} \frac{W}{L} (v_{GS} - V_T)(1 + \lambda v_{DS})$$

Reordenando y llamando $V_{OV} = v_{GS} - V_T$ en este último resultado obtenemos las tres expresiones solicitadas:

$$g_m = \mu C_{ox} \frac{W}{L} V_{OV} (1 + \lambda v_{DS})$$

$$g_m = \sqrt{2\mu C_{ox} \frac{W}{L} I_D (1 + \lambda v_{DS})}$$

$$g_m = \frac{2I_D}{V_{OV}}$$

Cabe destacar que la última expresión para la transconductancia es igual aun cuando se incluye el efecto de la conductancia finita entre dren y fuente.

9) El MOSFET del problema 4) se encuentra caracterizado por los parámetros: $V_T = 0.5\,\text{V}$, $\mu_n = 400\,\text{cm}^2/\text{Vs}$, $C_{ox} = 5\,\text{fF}/\mu\text{m}^2$ y $W/L = 25$.

Lo primera consideración que debe hacerse es que, dado que debemos analizar el circuito en DC (voltajes y corrientes de polarización), el circuito es independiente tanto del equivalente de Thévenin de entrada, como de la carga a la salida. Esto se debe a que hay capacitores de acoplamiento que separan los niveles DC. Consecuentemente, se puede analizar tanto el equivalente de Thévenin, el amplificador, y la carga, como circuitos independientes.

Es claro que, en circuto abierto, no hay corriente tanto por el equivalente de Thévenin como por la carga, por lo que los voltajes en todos esos nodos es 0 V.

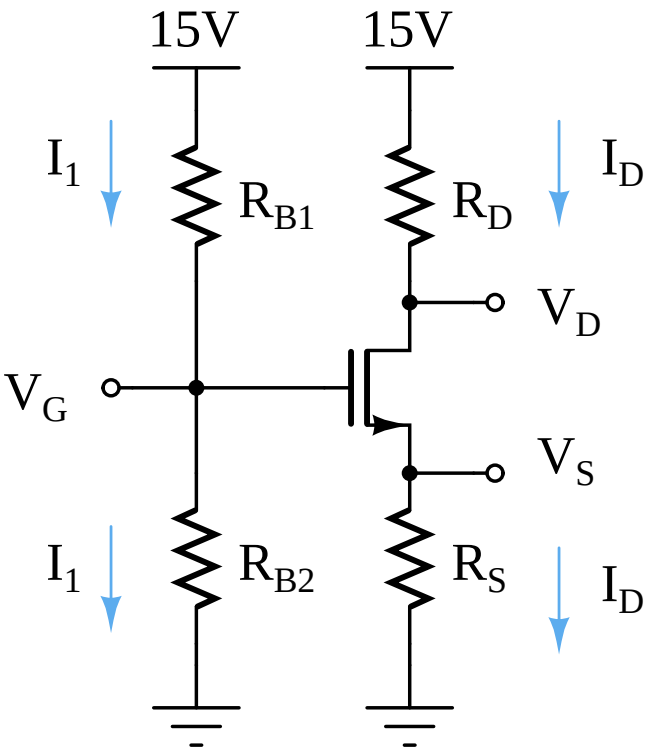


Figura 8: Circuito para análisis DC.

Ahora bien, el circuito equivalente en DC para el amplificador es el que se muestra en la figura 8, donde se encuentran etiquetados los voltajes y las corrientes de interés. El voltaje V_G viene dado por un divisor de tensión, según la relación

$$\begin{aligned} V_G &= \frac{20\text{k}}{130\text{k} + 20\text{k}} \cdot 15 \\ &= 2\,\text{V} \end{aligned}$$

Dado que el MOSFET tiene una impedancia de entrada de compuerta infinita, toda la corriente que

circula por R_{B1} también circula por R_{B2}, por lo tanto

$$\begin{aligned} I_1 &= \frac{15}{130\text{k} + 20\text{k}} \\ &= 100\ \mu\text{A} \end{aligned}$$

El voltaje en la fuente viene dado por

$$V_S = I_D \cdot R_S$$

Por su lado, si asumimos que el transistor se encuentra operando en **zona activa** (supuesto que deberá comprobarse después), la corriente I_D viene dada por la ecuación de corriente del MOSFET

$$I_D = \frac{1}{2}\mu_n C_{ox} \frac{W}{L} \left(V_{GS} - V_T\right)^2$$

Podemos expresar esta última expresión de la forma

$$I_D = \frac{1}{2}\mu_n C_{ox} \frac{W}{L} \left(V_G - I_D \cdot R_S - V_T\right)^2$$

Dado que V_G es conocido, la única incognita de la ecuación es I_D. Evaluando numéricamente y despejando I_D, se obtienen dos potenciales soluciones dado que la ecuación es cuadrática:

$$\begin{aligned} &\rightarrow I_{D1} = 0.9\,\text{mA} \\ &\rightarrow I_{D2} = 2.5\,\text{mA} \end{aligned}$$

Para ver cual de estas soluciones es la correcta, evaluamos en la condición de encendido del MOSFET (esto es, el MOSFET no puede estar en corte), que es $V_{GS} > V_T$.

$$V_G - I_{D1} \cdot R_S > V_t \longrightarrow \underbrace{2 - 0.9\text{m} \cdot 1\text{k}}_{1.1\,V} > 0.5\,V \quad \checkmark$$

$$V_G - I_{D2} \cdot R_S > V_t \longrightarrow \underbrace{2 - 2.5\text{m} \cdot 1\text{k}}_{-0.5\,V} < 0.5\,V \quad \text{✗}$$

Concluimos entonces que

$$I_D = 0.9\,\text{mA}$$

es la única solución válida. Conociendo I_D, tenemos entonces que

$$V_S = 0.9\,\text{V}$$

y también

$$\begin{aligned} V_D &= 15 - I_D \cdot 10\text{k} \\ &= 6\,\text{V} \end{aligned}$$

Con esto hemos calculado todos los valores DC del circuito. El último paso es evaluar el supuesto que se hizo al asumir que el transistor opera en región activa. Recordamos que para que un transistor opere en región activa, debe cumplirse que

$$V_{DS} > V_{GS} - V_t$$

Evaluamos y obtenemos

$$6 - 0.9 > 2 - 0.9 - 0.5 \quad \checkmark$$

Vemos entonces que el supuesto es válido, y el transistor opera en región activa.

Finalmente, se muestran de manera resumida los resultados solicitados

$$\begin{aligned}
&\rightarrow V_G = 2\,\text{V} \\
&\rightarrow V_D = 6\,\text{V} \\
&\rightarrow V_S = 0.9\,\text{V} \\
&\rightarrow I_1 = 100\,\mu\text{A} \\
&\rightarrow I_D = 0.9\,\text{mA}
\end{aligned}$$

10) a) El modelo en pequeña señal de un MOSFET es el que se presenta en la figura 9. Este modelo considera una resistencia de salida del transistor infinita (resistencia vista desde el dren).

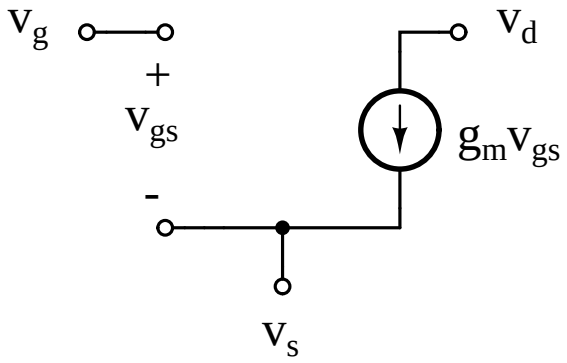


Figura 9: Modelo en pequeña señal del transistor.

b) Para dibujar el circuito en pequeña señal, basta seguir las instrucciones del enunciado, y reemplazar el NMOS por su modelo en pequeña señal. El circuito resultante es el que se muestra en la figura 10.

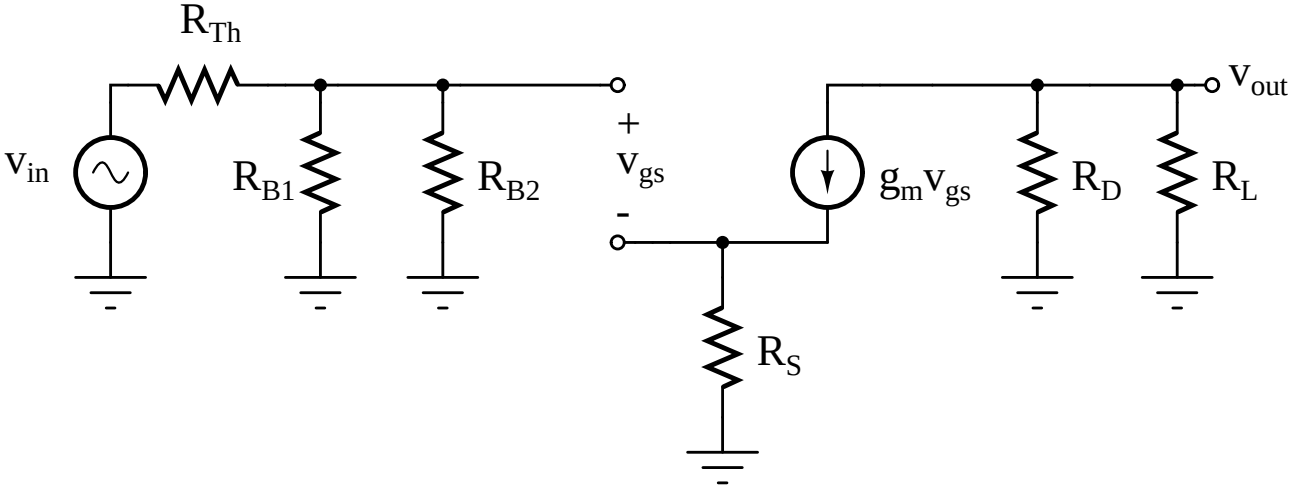


Figura 10: Modelo en pequeña señal del amplificador.

c) Para hallar la ganancia se determinará de manera independiente G_{meff} y R_{out}

- G_{meff}: Como sabemos, la transconductancia efectiva de un circuito se define como

$$G_{meff} = \frac{i_{cc}}{v_i}$$

es decir, es una ganancia de voltaje a corriente, donde i_{cc} es la corriente que pasa al cortocircuitar la salida a tierra, mientras que v_i es el voltaje de entrada del amplificador.
En el presente problema, si se cortocircuita la salida, las resistencias R_D y R_L desaparecen. La corriente de cortocircuito no es más que la corriente de la fuente dependiente en dirección inversa

$$i_{cc} = -g_m v_{gs}$$

El voltaje en la fuente v_s viene dado por la corriente que circula por R_S

$$v_s = g_m v_{gs} R_S$$

A partir de esta última expresión, es posible despejar v_s en función de v_g

$$v_s + g_m v_s R_S = g_m v_g R_S \longrightarrow v_s = \left(\frac{g_m R_S}{1 + g_m R_S}\right) v_g$$

Ahora es posible expresar v_{gs} en función de v_g

$$v_{gs} = v_g - \left(\frac{g_m R_S}{1 + g_m R_S}\right) v_g \longrightarrow v_{gs} = \frac{1}{1 + g_m R_S} \cdot v_g$$

Por lo tanto, la corriente de salida se puede expresar de la forma

$$i_{cc} = -\left(\frac{g_m}{1 + g_m R_S}\right) \cdot v_g$$

Por su lado, el voltaje en la compuerta v_g viene dado por un divisor de tensión

$$v_g = \left(\frac{R_{B1} \| R_{B2}}{R_{Th} + R_{B1} \| R_{B2}}\right) v_{in}$$

Finalmente,

$$G_{meff} = -\left(\frac{R_{B1} \| R_{B2}}{R_{Th} + R_{B1} \| R_{B2}}\right)\left(\frac{g_m}{1 + g_m R_S}\right)$$

- R_{out}: Por inspección, es claro que la resistencia de salida viene dada por $R_{out} = R_D \| R_L$. Para que el lector de convenza, puede hacer el procedimiento de calcular la resistencia de salida mediante el cociente:

$$R_{out} = \frac{v_{cab}}{i_{cc}}$$

donde v_{cab} es el voltaje en circuito abierto y i_{cc} es la corriente de cortocircuito. El voltaje de circuito abierto es

$$v_{cab} = -g_m v_{gs}(R_D \| R_L)$$

por su lado, la corriente de cortocircuito es

$$i_{cc} = -g_m v_{gs}$$

Por lo tanto

$$R_{out} = R_D \| R_L$$

La ganancia del amplificador viene dada por $A_v = G_{meff} \cdot R_{out}$, y para el presente circuito

$$A_v = -\left(\frac{R_{B1} \| R_{B2}}{R_{Th} + R_{B1} \| R_{B2}}\right)\left[\frac{g_m \left(R_D \| R_L\right)}{1 + g_m R_S}\right]$$

En esta última expresión se distingue a la izquierda el término de pérdidas por inserción, dadas por la resistencia finita en el nodo de compuerta.

Del problema 9) sabemos que $I_D = 0.9\,\text{mA}$ y $V_{OV} = 0.6\,\text{V}$. Luego, la transconductancia del NMOS para este circuito vale $g_m = \dfrac{2I_D}{V_{OV}} = 3\,\text{mS}$. Evaluando la expresión para la ganancia obtenemos

$$A_v = -5.29\left[\frac{\text{V}}{\text{V}}\right]$$

11) En la figura 11 se muestra el esquema del amplificador resultante al agregar el capacitor de bypass.

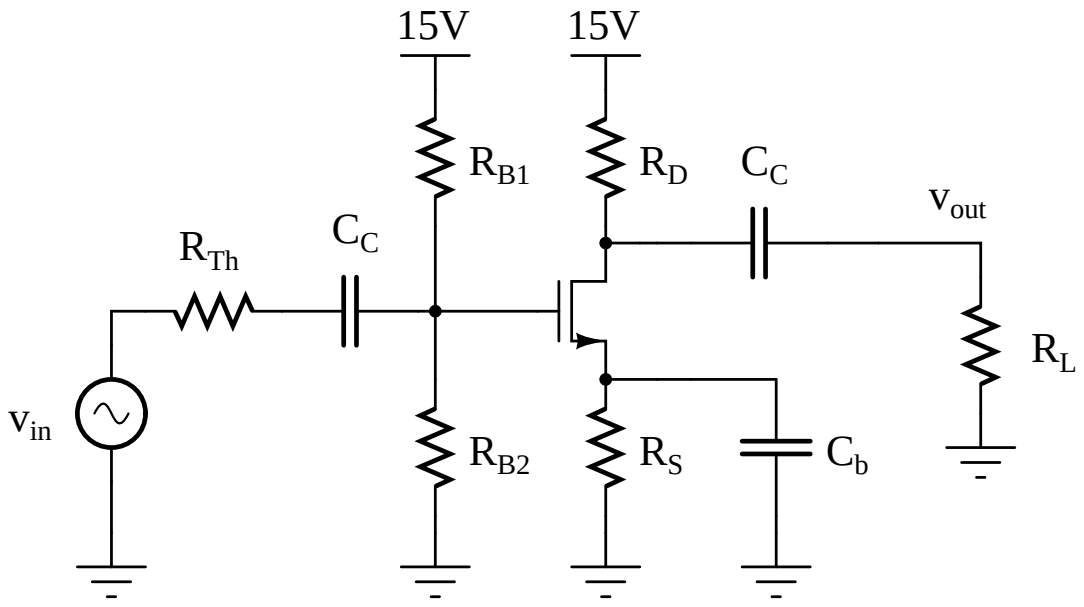


Figura 11: Circuito con capacitor de bypass.

El colocar un capacitor de bypass hace que el nodo de fuente quede cortocircuitado a tierra en pequeña señal. El modelo a resultante se muestra en la figura 12.

Para hayar la ganancia vamos a hacer lo mismo que en el problema 10): determinar de manera independiente G_{meff} y R_{out}.

- G_{meff}: Calculamos la transconductancia efectiva:

$$G_{meff} = \frac{i_{cc}}{v_i}$$

En el presente problema, si se cortocircuita la salida, las resistencias R_D y R_L desaparecen. La corriente de cortocircuito no es más que la corriente de la fuente dependiente en dirección inversa

$$i_{cc} = -g_m v_{gs}$$

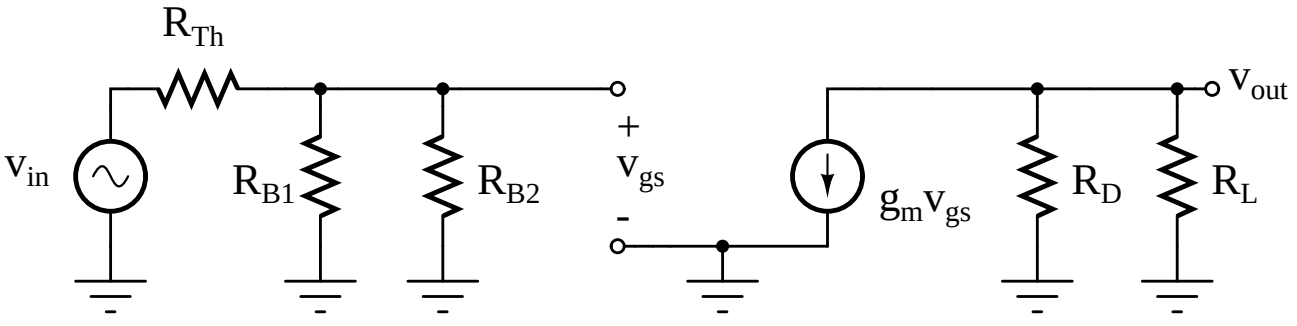


Figura 12: Modelo en pequeña señal para el amplificador con capacitor de bypass.

El voltaje en la fuente v_s en este caso es 0. Por lo tanto, la corriente de salida se puede expresar de la forma:

$$i_{cc} = -g_m v_g$$

Por su lado, el voltaje en la compuerta v_g viene dado por un divisor de tensión

$$v_g = \left(\frac{R_{B1} \| R_{B2}}{R_{Th} + R_{B1} \| R_{B2}} \right) v_{in}$$

Finalmente,

$$G_{meff} = -g_m \left(\frac{R_{B1} \| R_{B2}}{R_{Th} + R_{B1} \| R_{B2}} \right)$$

- R_{out}: Por inspección, es claro que la resistencia de salida viene dada por:

$$R_{out} = R_D \| R_L$$

La ganancia del amplificador viene dada por $A_v = G_{meff} \cdot R_{out}$, y para el presente circuito

$$A_v = -g_m \left(\frac{R_{B1} \| R_{B2}}{R_{Th} + R_{B1} \| R_{B2}} \right) [R_D \| R_L]$$

La transconductancia del NMOS para este circuito vale $g_m = \dfrac{2I_D}{V_{OV}} = 3$ mS. Evaluando la expresión para la ganancia obtenemos

$$A_v = -21.17 \left[\frac{\mathrm{V}}{\mathrm{V}} \right]$$

Se puede apreciar que la ganancia con el capacitor de bypass es cuatro veces más grande que sin el capacitor.

12) Para el problema 9) simulamos el circuito descrito por el netlist a continuación (que fue sacado de un esquemático en SPICE), donde el archivo `modelo.txt` contiene la descripción del MOSFET dada en el enunciado:

```
* Amplificador CS con degeneración de fuente: Simulación DC

M1 Vd Vg Vs Vs MiPropioNMOS W=25 L=1 ; Instanciación MOSFET con W/L = 25
Vin N002 0 0 AC 1                    ;
```

```
Vdd N001 0 15                          ;
Rth N003 N002 5k                       ;
Cc1 Vg N003 1                          ; Capacitor muy grande
Rb1 N001 Vg 130k                       ;
Rb2 Vg 0 20k                           ;
Rs Vs 0 1k                             ;
Rd N001 Vd 10k                         ;
Rl Vout 0 100k                         ;
Cc2 Vout Vd 1                          ; Otro cap muy grande
.lib modelo.txt                        ; Biblioteca con modelo MOSFET
.op                                    ; Comando de simulación
.end
```

Los resultados más relevantes de la simulación aparecen a continuación, junto con comentarios:

```
V(vd):  6  voltage             * Voltaje de dren es 6V
V(vg):  2  voltage             * Voltaje de compuerta es 2V
V(vs):  0.9  voltage           * Voltaje de fuente es 0.9V
V(vout):  6e-007  voltage       * El voltaje DC de salida es 0V
Id(M1):  0.0009  device_current  * La corriente es 0.9mA según cálculos
Ig(M1):  0  device_current      * Corriente de compuerta es 0 (OK!)
```

De aquí podemos calcular $V_{OV} = V_G - V_S - V_T = 2 - 0.9 - 0.5 = 0.6\,\mathrm{V}$ de acuerdo a lo esperado, y que $V_{DS} = 6 - 0.9 = 5.1\,\mathrm{V} > V_{OV}$, por lo que el dispositivo está en región activa. Medimos $I_D = 0.9\,\mathrm{mA}$, que es consistente con el cálculo realizado en el problema 9). En LTspice, podemos evitarnos el cálculo de g_m presionando `Ctrl+L` luego de la simulación y viendo el cálculo de SPICE para g_m y otros parámetros del transistor luego de una simulación `.op`.

Ahora podemos hacer un pequeño experimento que consiste en hacer el transistor más ancho, digamos, $W = 37.5\,\mu\mathrm{m}$, es decir, un 50 % mayor de lo esperado. El resultado es que I_D crece en menos de un 10 % y g_m crece en menos de un 28 %. Gracias al efecto de realimentación negativa de R_S, estos parámetros no se ven tan afectados por usar un transistor muy distinto.

Para simular el problema 10) simplemente reemplazamos la línea `.op` por

```
.ac dec 100 10 1000!
```

El resultado de la simulación arroja un voltaje de salida a 14.47 dB por sobre el de entrada, por lo que la ganancia del circuito es:

$$A_V = 10^{\frac{14.47}{20}} = 5.3\,\left[\frac{\mathrm{V}}{\mathrm{V}}\right],$$

muy cerca del valor esperado.

SPICE también nos permite hacer algunos cálculos más interesantes. Por ejemplo, en vez de hacer un `.ac` podemos hacer un `.tf V(Vout) Vin`. Este comando calcula impedancia de entrada, impedancia de salida y ganancia. El problema es que lo hace en DC, y nuestro circuito no funciona en DC debido a las capacitancias de acoplamiento. Para hacer que funcione, reemplazamos las capacitancias por los voltajes que éstas tienen en DC, obteniendo entonces el siguiente resultado:

```
Transfer_function:  -5.29172  transfer
vin#Input_impedance:  22333.3  impedance
output_impedance_at_V(vout):  9090.91  impedance
```

Vemos que SPICE nos permite calcular directamente impedancia de entrada, impedancia de salida y ganancia (como resultado de función de transferencia). Ahora si cortocircuitamos la salida a tierra y cambiamos el comando, podemos pedir a SPICE que calcule la transconductancia efectiva del amplificador. El resultado es 0.58 mS, muy cercano al valor calculado en el problema 10). Para hacer esto es necesario establecer los niveles DC adecuadamente, ya que el análisis de función de transferencia ocurre en DC.

Como aprendimos en este capítulo, la resistencia en fuente R_S proporciona estabilidad en la corriente y en los parámetros de pequeña señal, reduciendo su sensibilidad al transistor utilizado. Sin embargo, resulta en una disminución de G_{meff} en pequeña señal. Lo ideal sería que R_S cumpla su función en DC (polarizar de manera estable), pero que desaparezca en AC (para que no reduzca G_{meff}). Esto se logra *bypasseando* R_S con un capacitor de bypass, como fue hecho en el problema 11) que simulamos a continuación.

Agregamos la siguiente línea al código de SPICE para incluir el nuevo capacitor de bypass:

```
Cb Vs 0 1
```

Luego realizamos la simulación AC y obtenemos una ganancia de 26.5 dB, correspondiente a 21.1 V/V. Logramos aumentar la ganancia agregando un capacitor que anula el efecto de R_S para las señales.

Al igual que en el caso anterior nuevamente podemos aplicar el análisis de función de transferencia para el cálculo de G_{meff} y R_{out}.

13) Según el *datasheet* del transistor 2N7000, lo más cercano a nuestra definición de voltaje de umbral es $V_{GS(th)}$ (*Gate Threshold Voltage*) que corresponde típicamente a 2.1 V. Sin embargo, según la hoja de datos, esto se produce cuando $V_{DS} = V_{GS}$ e $I_D = 1$ mA. Es muy probable que el V_T de un dispositivo no sea realmente 2.1 V, pero posiblemente será de ese orden de magnitud.

Del primer gráfico de las características eléctricas típicas de este transistor (página 4 del *datasheet* de Fairchild Semiconductor de Noviembre 1995) se observan las curvas I_D vs. V_{DS} para distintos valores de V_{GS}. Suponiendo que el voltaje de umbral es 2.1 V entonces el transistor estará en región activa cuando $V_{DS} > V_{GS} - 2.1$ V. Considerando la curva para $V_{GS} = 4$ V, se obtiene que para valores de V_{DS} mayores a 1.9 V la corriente I_D es aproximadamente 400 mA.

Luego, sabiendo que se está en región activa:

$$I_D = \frac{1}{2}\mu C_{ox}\frac{W}{L}(V_{GS} - V_T)^2$$

$$\mu C_{ox}\frac{W}{L} = 2\frac{I_D}{(V_{GS} - V_T)^2}$$

$$\mu C_{ox}\frac{W}{L} = 0.2216\ \text{S/V}$$

Esto es claramente una aproximación muy (¡muy!) deficiente, ya que el valor de esta constante variará según la curva V_{GS} escogida y el valor de I_D extrapolado del gráfico no es exacto. No obstante, no

existe más información en el *datasheet* que permita inferir de mejor forma estos valores (sobre todo el voltaje de umbral), por lo que el procedimiento realizado es el único posible.

La enseñanza de esta pregunta radica en que muchas de las constantes que utilizamos en las ecuaciones para modelar un transistor no pueden ser obtenidas fácilmente de los fabricantes. Por lo tanto, para observar el comportamiento exacto del transistor la gran mayoría de las veces se deberá recurrir a simulaciones. Los cálculos a mano ayudarán a dar una idea del comportamiento, junto con un resultado numérico aproximado.

14) a) Se utilizó el siguiente deck de SPICE:

```
* Curvas para el NMOS 2N700
Vd N001 0 15
Vg N002 0 'vg'
M1 N001 N002 0 0 2N7000
.param vg = 5
.step param vg 1 5 1
.dc Vd 0 15 0.1
.include 2N7000.sp
.backanno
.end
```

La simulación se hizo para V_{GS} de 1 V a 5 V con intervalos de 1 V. En la figura 13 se muestran los resultados de la simulación.

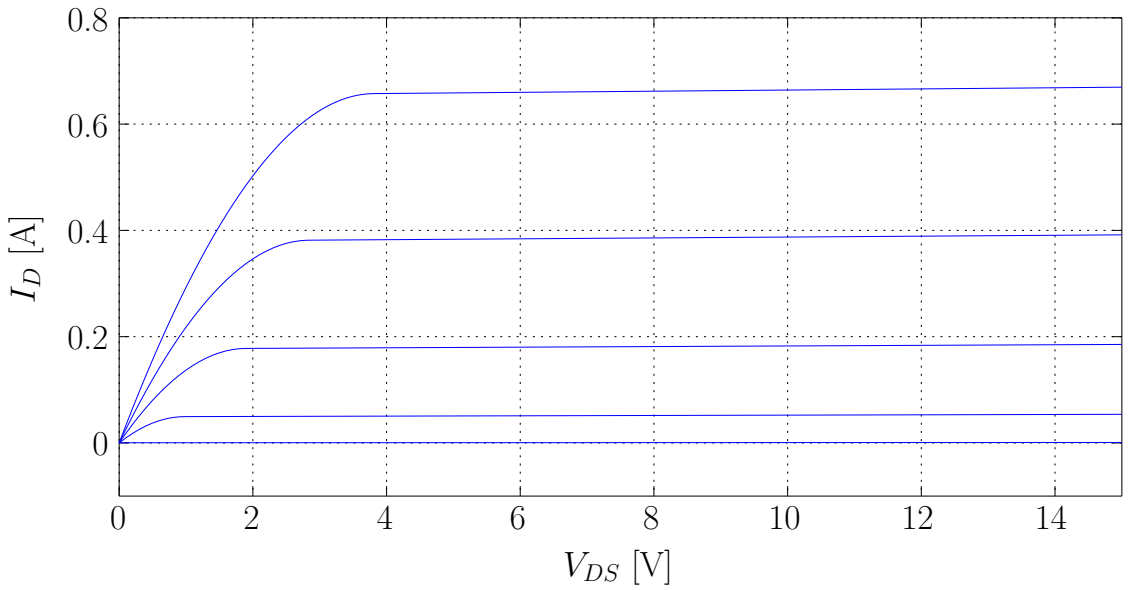


Figura 13: Curvas de i_D vs. v_{DS} para el MOSFET de canal N discreto 2N7000.

b) Para calcular el valor de λ se midió la pendiente de las curvas del gráfico anterior cuando el transistor se encontraba en región activa para determinar r_o. La pendiente varía de curva en curva, pero otorga una buena aproximación de λ. Usando la curva $V_{GS} = 5V$ se obtiene:

$$\lambda = \frac{1}{r_o I_D} \approx 3.1\,\mathrm{mV}^{-1}$$

c) Los parámetros que caracterizan al transistor NMOS del problema 4) son $V_T = 0.5\,\text{V}$, $\mu_n = 400\,\text{cm}^2/\text{Vs}$, $C_{ox} = 5\,\text{fF}/\mu\text{m}^2$ y $W/L = 25$.

Como aprendimos en el capítulo, en la región de triodo la relación $i_D - v_{DS}$ puede ser descrita mediante

$$i_D = \mu_n C_{ox} \frac{W}{L} \left[(v_{GS} - V_t)\, v_{DS} - \frac{1}{2} v_{DS}^2 \right] \tag{0.0.1}$$

Si asumimos que $v_{DS} \ll (v_{GS} - V_t)$ es posible expresar (0.0.1) de la forma

$$i_D = \mu_n C_{ox} \frac{W}{L} (v_{GS} - V_t)\, v_{DS} \tag{0.0.2}$$

La resistencia equivalente del MOSFET corresponde a la resistencia que se ve en serie entre el dren y la fuente, $r_{DS} = \dfrac{v_{DS}}{i_D}$. Es claro de la expresión (0.0.2) que la resistencia equivalente viene dada por

$$r_{DS} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (v_{GS} - V_t)} \tag{0.0.3}$$

Para v_G constante, la expresión (0.0.3) es función únicamente de v_S. En la figura 14 se muestra la resistencia equivalente, también denominada resistencia de encendido R_{on}, del transistor NMOS en región de triodo con los parámetros mencionados anteriormente. La expresión (0.0.3) diverge cerca de $V_G - V_T = 4.5\,\text{V}$, por lo que el gráfico se muestra solo hasta $4.4\,\text{V}$.

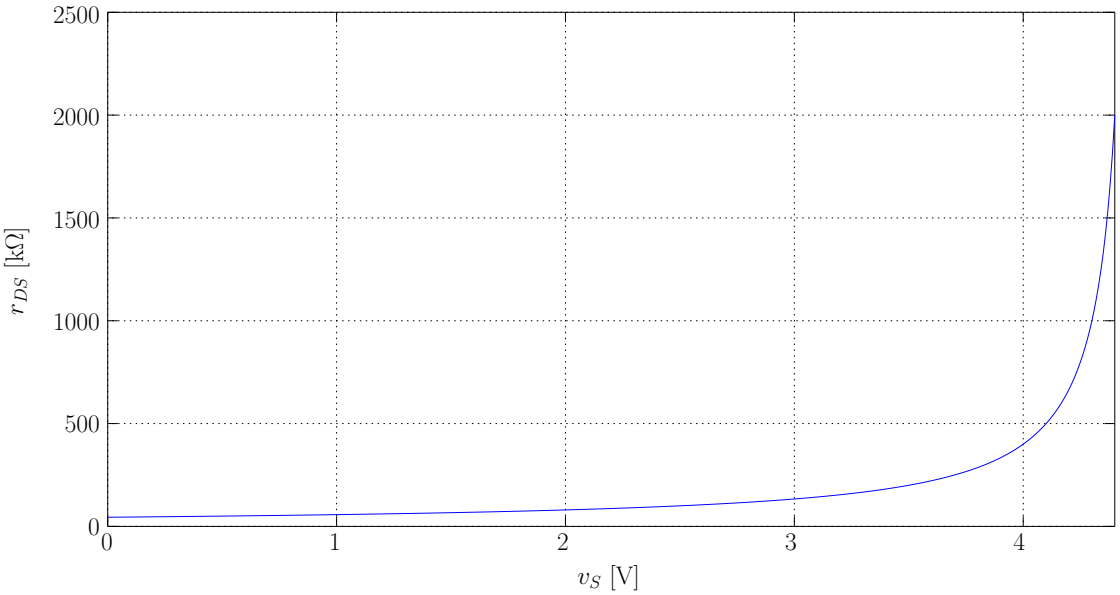


Figura 14: Resistencia equivalente de un transistor NMOS en triodo.

Ejercicio propuesto

a) Se desea diseñar un amplificador con ganancia $A_V = -8$, que quede especificada de manera más o menos precisa, y que no cambie mucho con la temperatura o con el transistor empleado. ¿Cuál de las configuraciones de amplificadores vistas en el capítulo usaría? Justifique su respuesta.

b) Suponga que decide utilizar la configuración fuente común con degeneración de fuente. ¿Cuál es la ecuación que modela la ganancia?

c) Asumiendo que $g_m R_S \gg 1$, determine una expresión aproximada para la ganancia de voltaje en función de R_D y R_S.

d) Uno de los principales grados de libertad en este diseño es la corriente del transistor. En general, la corriente nos permite comprar mayor ancho de banda y mayor SNR, pero por supuesto, nos cuesta potencia. Por consideraciones de diseño (velocidad, SNR), asuma que queremos $I_D = 375\,\mu\text{A}$. Ahora procedamos a polarizar el transistor para lograr esa corriente. Suponga que $V_{DD} = 15\,\text{V}$ y que $V_{DS} = 8.25\,\text{V}$. Este último ha sido escogido para permitir una excursión de salida razonable, ya que V_D puede verse reducido en varios Volts antes de llevar al transistor fuera de la región activa. Considerando lo anterior, determine los valores de R_D y R_S.

e) Usando LTspice, determine la transconductancia en función de la corriente de dren cuando el voltaje se encuentra en región activa. Para ello puede realizar varias mediciones de g_m mediante el comando .op, o determinar pequeñas variaciones de corriente frente a pequeñas variaciones en el voltaje.

f) Utilizando simulaciones de LTspice (comando .op), determine el valor del voltaje de umbral del transistor. ¿Cómo se relaciona con el valor obtenido en la pregunta 13?

g) A partir del gráfico de g_m, determine la transconductancia para la corriente de polarización y compruebe que el supuesto de $g_m R_S \gg 1$ se cumple.

h) Mediante simulaciones de SPICE, determine el voltaje de compuerta necesario para polarizar el transistor de acuerdo a lo calculado anteriormente. ¿A qué valor de V_{GS} corresponde?

i) Para establecer el voltaje de compuerta, utilice un divisor resistivo entre V_{DD} y tierra. Utilice valores de resistencia tales que la impedancia de entrada del amplificador sea de 20k Ω.

j) La entrada del amplificador de las preguntas anteriores es conectada a un Thévenin (ej: micrófono). ¿Cuál es el máximo valor de la resistencia de Thévenin para que la pérdida por inserción sea menor que 0.42 dB?

k) Determine el valor de la capacitancia de acoplamiento necesaria para que la frecuencia de corte de la red RC a la entrada del amplificador quede en 20 Hz.

l) Determine analíticamente la excursión de salida del circuito y compruebe su resultado mediante simulaciones. La excursión de salida corresponde al máximo rango del voltaje de salida dentro del cual el transistor se mantiene en región activa.

m) Asuma ahora que quiere conectar una carga al amplificador. Para predecir los efectos en la ganancia, determine G_{meff} y R_{out}. Puede combinar ecuaciones analíticas con resultados de SPICE.

n) Según su resultado de la pregunta anterior, ¿cómo cambiaría la ganancia si a la salida conectamos una carga de 8 kΩ?

ñ) Compruebe su resultado anterior mediante una simulación de SPICE. Utilice un capacitor de $1\,\mu$F para acoplar la carga al nodo de salida.

o) Suponga que ahora decide hacer crecer la ganancia conectando un capacitor muy grande (∞) en paralelo con R_S (capacitor de bypass). ¿Qué efecto produce en pequeña señal? ¿Por qué aumenta la ganancia? ¿A cuánto espera que aumente la ganancia? Calcule.

p) Simule y compruebe la pregunta anterior.

q) Dado que el circuito en DC no ha cambiado al agregar la capacitancia de degeneración, se espera la misma corriente que en el caso sin capacitor de bypass. ¿Qué efecto negativo sobre la predictibilidad de la ganancia del circuito tiene la capacitancia de degeneración?